

XC61Fシリーズ(遅延回路内蔵電圧検出器)

アプリケーションノート

INDEX

概要	P. 1
測定回路	P. 1
使用上の注意	P. 2, 3, 4
応用回路例	
1. 高電圧検出回路	P. 5
2. ヒステリシス幅の増大回路	P. 6
APPENDIX	
A1. XC61Fシリーズ動作説明	P. 7
A2. 遅延動作について	P. 8
A3. IC内蔵容量の放電時間について	P. 8

1. 本書に記載された製品および製品の仕様につきましては、製品改善のため予告なしに変更することがあります。ご使用を検討するにあたっては、本書記載の情報が最新のものであることを当社または、当社特約店にご確認ください。
2. 本書に記載された情報や図面等の使用に起因した、第三者の所有する特許権・工業所有権及びその他の権利侵害に対し、当社はその責を負うものではありませんのでご了承ください。
3. 本書に記載された製品のご使用にあたっては、フェールセーフとなる設計及びエージング処理等、装置としての出荷保証を行って下さい。
4. 本書に記載されている製品は、その故障や誤作動が直接人命を脅かしたり、人体に危害を及ぼす恐れのある装置（原子力制御、航空宇宙機器、交通機器、燃焼制御、各種安全装置等）に使用するために開発、設計及び許可されているものではありません。
上記のような装置に使用する場合は、当社又は、当社特約店にご相談願います。
5. 製品のご使用の際には、本書に記載された仕様の範囲内で使用して下さい。
仕様の範囲外で使用される場合は、当社または、当社特約店にご相談願います。
6. 上記の注意事項を守られない場合に発生した損害などについては、当社で責任を負いかねますのでご了承ください。
7. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮下さい。

■概要

XC61Fシリーズは、遅延回路を内蔵した電圧検出器です。CMOSプロセスとレーザートリミング技術を用いて、高精度・低消費電流を実現しています。検出電圧は、高精度かつ温度ドリフトが極めて小さくなっております。

出力回路は、CMOS出力とNchオープンドレイン出力の2品種があります。

遅延回路を内蔵しているため外付け部品が不要になり、高密度実装が実現できます。

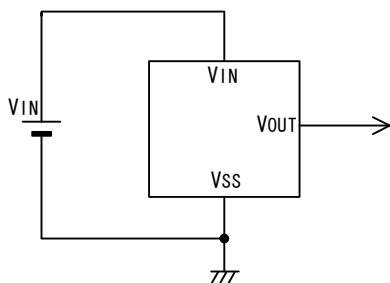
■遅延回路を使用する上での利点

一般に電圧検出器は電圧の立ち上がり、立ち下がりに対して瞬時に電圧を検出、解除します。これに対して一般的にCPUシステムやその他ロジックシステムにおいては電源立ち上がり後、システム内の回路全体が安定してからリセットを解除します。

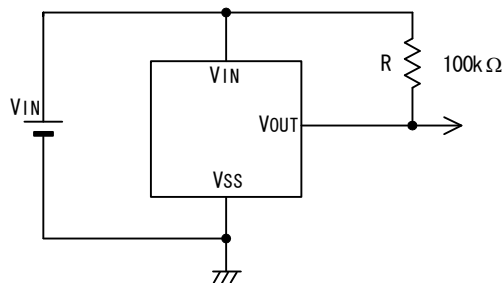
従来は入力側や出力側に外付けコンデンサと抵抗を用いて遅延時間を設定する方法がとられていましたが、部品のバラツキや電源の立ち上がりによって遅延時間が大きく変動する等の問題があります。

本ICはこの様な用途に対応するために、立ち上がり時に遅延時間を発生する回路を内蔵しました。従って外付け部品を使用せず、リセット回路に用いる事が出来ます。

■標準回路



XC61FCシリーズ*



XC61FNシリーズ*

■使用上の注意

1. CMOS出力品の出力電流による発振

CMOS出力品のVIN端子と入力との間に抵抗を付加すると、負荷電流IOUTによって発振する場合がありますのでRINを入れる用途ではCMOS出力品を使用しないで下さい。

説明>

図1において、入力INの印加電圧を上げていくと電圧検出器は解除動作をして電圧検出器の出力電圧が上昇し、負荷RLに負荷電流IOUTが流れます。この負荷電流はICのVIN端子を通して流れる為、それが入力とVIN端子間の抵抗RINで電圧降下($RIN \times IOUT$)を生じます。その電圧降下によって、VIN端子電位が低下し、その電位が検出電圧以下となる時、検出動作をします。

検出動作後、負荷電流が流れなくなり、RINでの電圧降下がなくなるため再びVIN端子電位が上昇し解除動作をします。

この様に、解除→検出→解除・・・を繰り返して発振する場合があります。

尚、この現象は同様のメカニズムで検出動作時にも現れます。

注) CMOS品の場合発振しますので、
RINを使用しないで下さい。

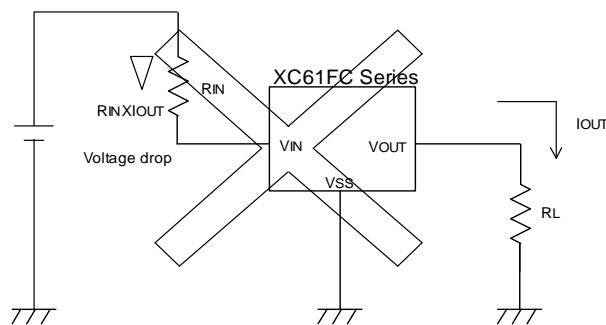


図1. 出力電流による発振

2. 貫通電流による発振

CMOS出力品、Nch出力品にかかわらずVIN端子と入力との間に抵抗を付加すると解除時に貫通電流によって発振する場合がありますのでご注意ください。

(図2参照)

貫通電流: CMOS構成ICで、解除及び検出動作時にICの内部回路がスイッチング動作をする際に過渡的に流れる電流

説明>

図2において、入力INの印加電圧を上げていくと電圧検出器は解除動作をして電圧検出器の出力電圧が上昇し、貫通電流が流れます。この貫通電流はICのVIN端子を通して流れる為、それが入力とVIN端子間の抵抗RINで電圧降下 ($RIN \times I_{ss}$) を生じます。その電圧降下によって、VIN端子電位が降下し、その電位が検出電圧以下となる時、検出動作をする場合があります。検出動作後、貫通電流が流れなくなり、RINでの電圧降下がなくなるため再びVIN端子電位が上昇し解除動作をします。

この様に、解除→検出→解除・・・を繰り返して発振する場合があります。

CMOS出力品はNch出力品に比べて最終段の貫通電流が大きくなりますのでNchオープンドレイン出力品と比較して若干発振しやすい傾向にあります。

検出動作時には、ヒステリシスがある為基本的には発振しません。

特に入力電圧を分圧する場合等、入力抵抗 (RIN) を用いる場合には必ずNchオープンドレイン出力品を使用して下さい。(図3参照)

入力抵抗 (RIN) がある場合、プルアップ抵抗 (Rpull) をVIN-VOUT端子間に接続すると、入力電圧がRINとRpullで分圧され、解除電圧が上昇しますので電源側に接続して下さい。(応用回路例2. 参照)

注) CMOS品の場合発振しますので、RINを使用しないで下さい。

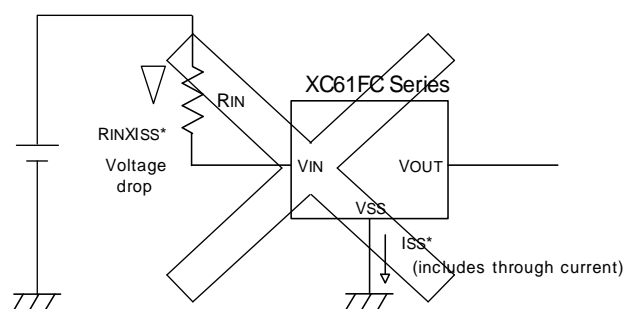
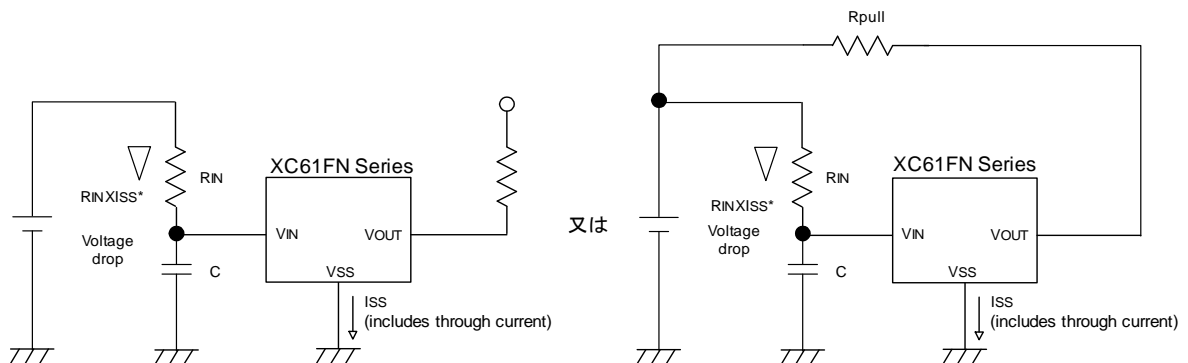


図2. 貫通電流による発振



* プルアップ抵抗を別電源にした時

* プルアップ抵抗を入力側より接続した時

図3. 入力抵抗を入れた時の回路例 注意) $R_{IN}=10k\Omega$ 以下, $C=0.1\mu F$ 以上をご使用下さい。

なお、ICの消費電流及び R_{IN} で電圧降下が生ずる分、検出及び解除電圧が上昇しますのでご注意ください。

備考>

電圧検出器は、一般的に解除時に発振し易い傾向にありますが、XC61Fシリーズは、解除時に遅延時間をもっていますので、入力抵抗 R_{IN} を入れて使用する場合、発振しにくくなっております。しかし、入力抵抗 R_{IN} を入れて使用する場合、入力インピーダンスを低くしてご使用下さい。

3. 急峻な波形入力による誤動作

V_{IN} 端子に急峻な立ち上がり電圧を印加した場合、 V_{OUT} 端子から出力される波形がみだれる場合があります。ICの安定動作のため入力波形の立ち上がり時間(MIN)の目安として、数 μ 秒/V以上となるように調整してご使用下さい。

4. 許容損失 P_d について

許容損失 P_d を守ってご使用下さい。

・ CMOS出力品の場合

$$(V_{IN} - V_{OUT}) \times I_{OUT} < P_d \quad \text{: 解除時 (PchFET:ON)}$$

$$V_{OUT} \times I_{OUT} < P_d \quad \text{: 検出時 (NchFET:ON)}$$

解除時に出力 V_{OUT} をGNDにショートした場合、 $V_{IN} \times I_{OUT}$ の損失で発熱し、ICを破壊する可能性がありますのでご注意ください。

・ Nchオープンドレイン出力品の場合

$$V_{OUT} \times I_{OUT} < P_d \quad \text{: 検出時}$$

5. Nchオープンドレイン出力品のプルアップ抵抗について

Nchオープンドレイン出力品でプルアップ抵抗値が非常に大きい場合、解除時にIC内部Nchトランジスタのリーク電流により出力電圧が低下する場合がありますのでプルアップ抵抗は $470k\Omega$ 以下でご使用下さい。

(CMOS出力品はプルアップ抵抗は必要ありません。)

■ 応用回路例

1. 高電圧検出回路

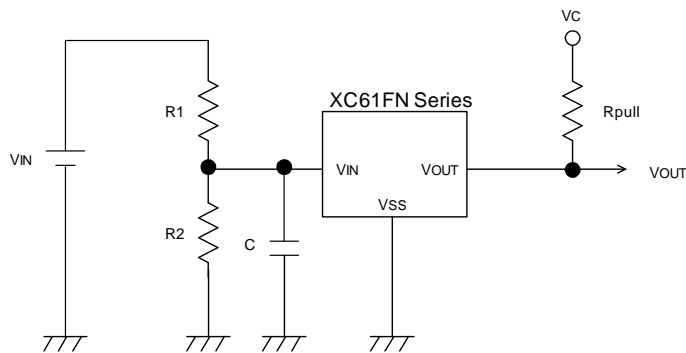


図. 高電圧検出回路

製品 : XC61FNシリーズ

外付け部品

R1 : 10kΩ

R2 : 5kΩ

例) 検出電圧VDF=3.0V品の場合、
設定検出電圧VDH=9.0V

但し、ヒステリシス幅も0.15V(tpy)から0.45Vへと拡大します。

本回路の検出電圧VDH、ヒステリシス幅VHYSHの設定は備考を参照して下さい。

C : 0.1μF

Rpull : 100kΩ

使用上の注意

発振等の危険性がありますので、R1=10kΩ以下及びC=0.1μF以上でご使用下さい。

CMOS出力品(XC61FCシリーズ)は本回路に使用できません。

備考

検出電圧VDH、ヒステリシス幅VHYSHは以下の式によって求められます。

$$VDH = VDF \cdot (R1 + R2) \div R2 \quad (V)$$

$$VHYSH = VHYS \cdot (R1 + R2) \div R2 \quad (V)$$

VDF : ICの検出電圧値 VHYS : ICのヒステリシス幅

VDH : 本回路の検出電圧値 VHYSH : 本回路のヒステリシス幅

但し、ICの消費電流ISSのため、計算値よりVDHは高く、VHYSHは大きくなります。

説明>

希望する検出電圧品がない場合、Nchオープンドレイン出力品のみ分割抵抗を用いて検出電圧をICの設定値より高くすることができます。

■応用回路例

2. ヒステリシス幅の増大回路

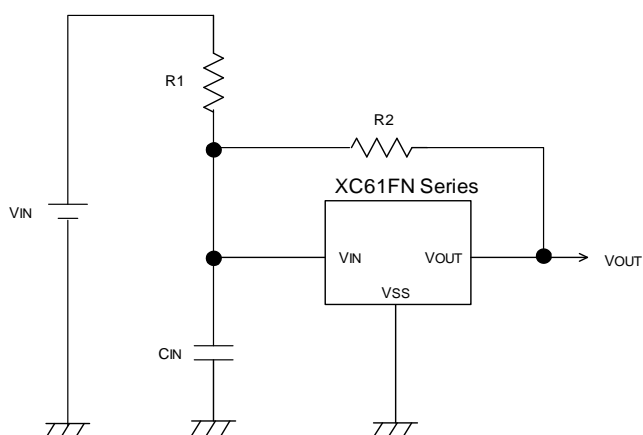


図. ヒステリシス幅の増大回路

製品 : XC61FNシリーズ

外付け部品

R1 : 3kΩ

R2 : 33kΩ

CIN : 0.1μF

例) 解除電圧VDR=3.15V品, R1=3kΩ, R2=33kΩの場合

設定解除電圧VDR1=3.44V

上記の通り、解除電圧は、0.29V上昇します。

本回路の解除電圧の設定は備考を参照して下さい。

使用上の注意

発振等の危険性がありますので、R1=10kΩ以下及びCIN=0.1μF以上でご使用下さい。

CMOS出力品(XC61FCシリーズ)は本回路に使用できません。

備考

解除電圧VDR1は以下の式によって求められます。

$$VDR1 = VDR \cdot (R1 + R2) \div R2$$

VDR : ICの解除電圧値

VDR1 : 本回路の解除電圧値

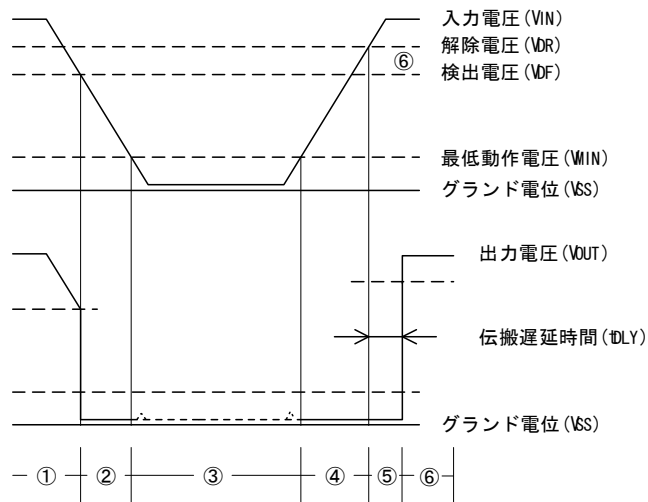
但し、ICの消費電流ISSのため計算値よりVDR1は大きくなります。

説明>

Nchオープンドレイン出力品を用いて検出電圧を変化せずにヒステリシス幅のみ増やすことが可能です。

■ APPENDIX

A1. XC61Fシリーズ 動作説明



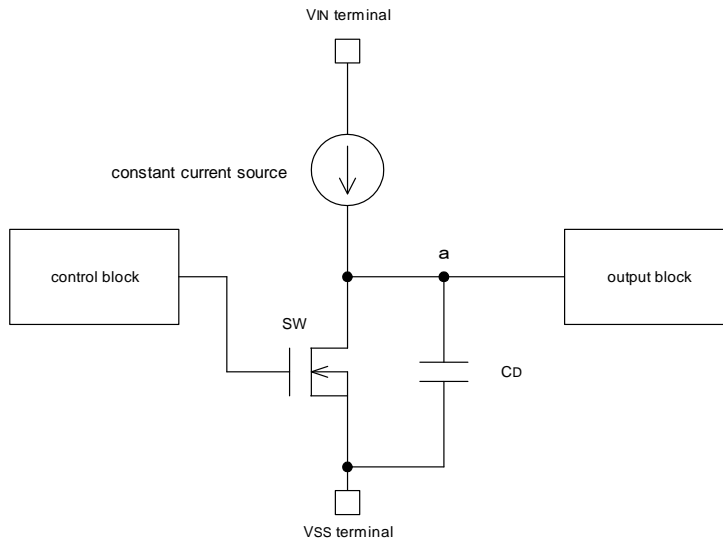
動作説明

- ①最初に電圧入力端子 (VIN) には解除電圧 (VDR) 以上が印加されており、徐々に低下します。
電圧入力端子 (VIN) に検出電圧 (VDF) 以上の電圧が印加される場合は、出力端子 (VOUT) には入力端子電圧 (VIN) がそのまま出力されます。
※Nchオープンドレイン品の場合、出力端子 (VOUT) がハイインピーダンス状態となり、端子がプルアップされている場合は、プルアップ電圧となります。
- ②入力電圧 (VIN) が低下して検出電圧 (VDF) 以下になった時、出力電圧 (VOUT) はグランド電位 (VSS) が出力されます。(検出状態)
※Nchオープンドレイン品も同様です。
- ③入力電圧 (VIN) がさらに低下し、最低動作電圧 (VMIN) 以下となった場合、出力は不安定となります。
※Nchオープンドレイン品の場合、一般的に出力端子がプルアップされていますので出力はプルアップ電圧となります。
- ④入力電圧 (VIN) がグランド電位 (VSS) より上昇していく場合、(最低動作電圧より低い部分を除き) 解除電圧 (VDR) になるまで、出力電圧 (VOUT) はグランド電位となります。
- ⑤入力電圧 (VIN) が上昇し、解除電圧 (VDR) 以上になるが、遅延回路により出力電圧 (VOUT) はグランド電位を維持します。
- ⑥伝搬遅延時間経過後、出力端子 (VOUT) に入力端子電圧 (VIN) が出力されます。
※Nchオープンドレイン品の場合、②と同様にハイインピーダンス状態となり、プルアップに依存した電圧となります。

注意)

- (1) 解除電圧 (VDR) と検出電圧 (VDF) の差がヒステリシス幅です。
- (2) 入力電圧 (VIN) が解除電圧 (VDR) を越えてから出力端子 (VOUT) に入力電圧 (VIN) が出力されるまでの時間が伝搬遅延時間 (t_{DLY}) です。

A2. 遅延動作について



*解除動作時

1. 入力電圧VINを上昇させ、ICが動作を開始した時
SW : オン。
a の電位 : VSSと同電位。
2. 入力電圧VINをさらに上昇させ、VINが解除電圧以上になった時
SW : 制御段の信号により、オフする。
a の電位 : 定電流源がコンデンサCDを充電して、VSS電位より上昇する。
3. a の電位がしきい値電圧(*)を越えたとき
出力段へ解除動作の信号を伝達する。

*検出動作時

4. 解除電圧以上よりVINを下降させ、検出電圧以下となった時
SW : オン。
a の電位 : コンデンサCDの電荷がSWを通して放電されVSS電位となる。

VINを解除電圧以上にし、コンデンサCDの充電を開始してから、a の電位がしきい値電圧以上となるまでの時間が、ディレイ時間となります。

(*) しきい値電圧 : 出力段が信号を判定するしきい値

A3. IC内蔵容量の放電時間について

遅延時間を実現するためには、検出時に十分コンデンサCDの電荷を放電する必要があります。

入力としてHighレベル=6V, Lowレベル=1Vとし、以下の波形を入力した場合

遅延時間を満足するのに必要な放電時間Tは約300 μ 秒以下と考えられます。

