

## 外付けコンデンサ遅延タイプ 電圧検出器

## ■概要

XC6119 シリーズは CMOS プロセスとレーザートリミング技術を用いて、高精度、低消費電流を実現した電圧検出器です。遅延回路を内蔵しており遅延容量端子にコンデンサを装着する事によって、任意の解除遅延を設定する事が可能です。超小型パッケージ(USPN-4)を採用しており、高密度実装に適しています。出力回路は CMOS 出力と Nch オープンドレイン出力の 2 種類があります。

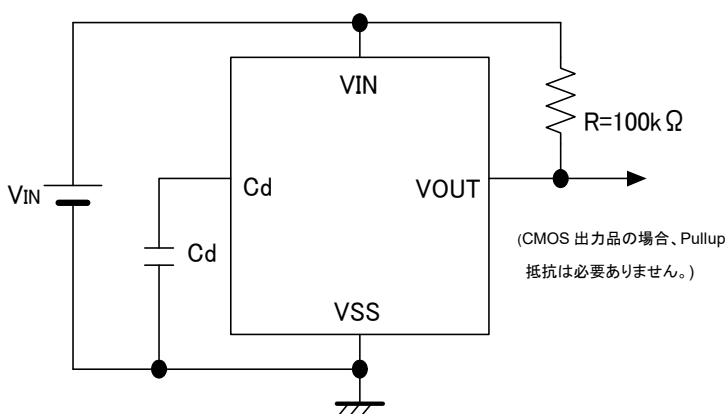
## ■用途

- マイコンシステムのリセット
- バッテリー電圧の監視回路
- バックアップ電源の切換回路
- 停電検出回路

## ■特長

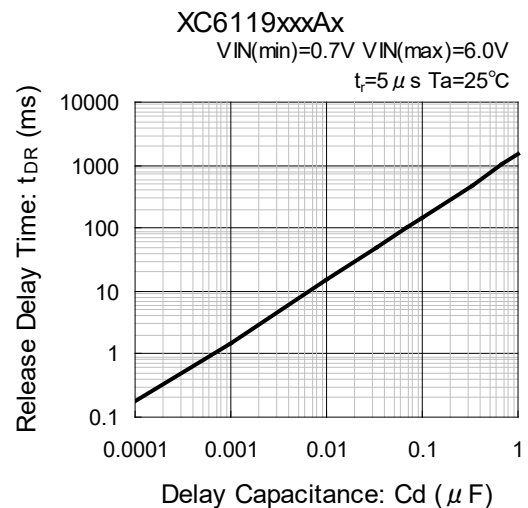
高精度	: $\pm 2\%$ (設定検出電圧 $\geq 1.5V$ ) : $\pm 30mV$ (設定検出電圧 $< 1.5V$ )
低消費電流	: $0.5 \mu A$ (検出時, $V_{DF}=1.0V$ , $V_{IN}=0.9V$ ) : $0.9 \mu A$ (解除時, $V_{DF}=1.0V$ , $V_{IN}=1.1V$ )
検出電圧範囲	: $0.8V \sim 5.0V$ (0.1V ステップ)
動作電圧範囲	: $0.7V \sim 6.0V$
検出電圧温度特性	: $\pm 100ppm/^{\circ}C$
出力形態	: CMOS 出力 : Nch オープンドレイン出力
動作周囲温度	: $-40^{\circ}C \sim 85^{\circ}C$
遅延回路内蔵, 遅延容量端子付き	
パッケージ	: SSOT-24 : USPN-4
環境への配慮	: EU RoHS 指令対応、鉛フリー

## ■代表標準回路



## ■代表特性例

解除遅延-遅延容量





## ■製品分類

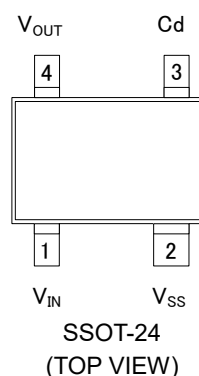
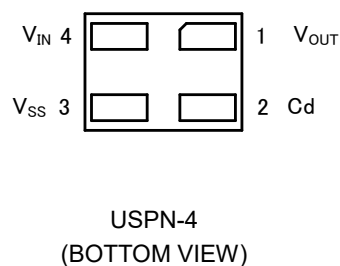
### ●品番ルール

XC6119①②③④⑤⑥-⑦<sup>(\*)</sup>

記号	項目	シンボル	説明
①	出力形態	C	CMOS 出力
		N	Nch オープンドレイン出力
②③	検出電圧	08~50	e.g. 18 → 1.8V
④	オプション	A	遅延端子有&ヒステリシス 5%(TYP.)
⑤⑥-⑦	パッケージ (発注単位)	7R-G	USPN-4 (5,000pcs/Reel)
		NR-G	SSOT-24 (3,000pcs/Reel)

(\*)“-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

## ■端子配列



## ■端子説明

端子番号		端子名	機能
USPN-4	SSOT-24		
1	4	V <sub>OUT</sub>	出力端子・検出時'L'
2	3	Cd	遅延容量端子
3	2	V <sub>SS</sub>	グランド端子
4	1	V <sub>IN</sub>	入力端子

※遅延容量端子無しオプションを選択した場合、遅延容量端子が NC となります。

# XC6119 シリーズ

## ■機能表

V <sub>IN</sub>	V <sub>CD</sub>	V <sub>OUT</sub> 遷移 *		
		①		②
L	L	L	⇒	L
	H			
	L	H		
	H			
H	L	L	⇒	L
	H		⇒	
	L	H	⇒	H
	H			

\*機能表状態遷移例

例 1) V<sub>OUT</sub> が "L" の時 V<sub>IN</sub>="H" (V<sub>DR</sub> ≤ V<sub>IN</sub>)、V<sub>CD</sub>="H" (V<sub>TCD</sub> ≤ V<sub>CD</sub>) となった場合、V<sub>OUT</sub> は "L" から "H" に変化する。

例 2) 例 1 で V<sub>OUT</sub> が "H" になった状態の時 V<sub>CD</sub> が "H" から "L" に変化して V<sub>IN</sub>="H"、V<sub>CD</sub>="L" となった場合 V<sub>OUT</sub> は "H" を保持する。

### ●端子の論理条件

(1) XC6119C(CMOS 出力)の場合

端子名	論理	条件
V <sub>IN</sub>	L	$V_{IN} \leq V_{DF}$
	H	$V_{IN} \geq V_{DF} + V_{HYS}$
C <sub>d</sub>	L	$0 < V_{CD} < V_{IN}/2 - 0.1$
	H	$V_{IN}/2 + 0.1 \leq V_{CD} \leq V_{IN}$
V <sub>OUT</sub>	L	$V_{OUT} \leq V_{IN} \times 0.1$
	H	$V_{OUT} \geq V_{IN} \times 0.9$

(2) XC6119N(Nch オープンドレイン出力)の場合

端子名	論理	条件
V <sub>IN</sub>	L	$V_{IN} \leq V_{DF}$
	H	$V_{IN} \geq V_{DF} + V_{HYS}$
C <sub>d</sub>	L	$0 < V_{CD} < V_{IN}/2 - 0.1$
	H	$V_{IN}/2 + 0.1 \leq V_{CD} \leq V_{IN}$
V <sub>OUT</sub>	L	V <sub>OUT</sub> ≤ プルアップ電圧 × 0.1
	H	V <sub>OUT</sub> ≥ プルアップ電圧 × 0.9

## ■絶対最大定格

			Ta=25°C	
項目	記号	定格	単位	
入力電圧	V <sub>IN</sub>	V <sub>SS</sub> -0.3 ~ 7.0	V	
出力電流	I <sub>OUT</sub>	10	mA	
出力電圧	XC6119C <sup>(*)</sup>	V <sub>SS</sub> -0.3 ~ V <sub>IN</sub> +0.3	V	
	XC6119N <sup>(*)</sup>	V <sub>SS</sub> -0.3 ~ 7.0		
遅延端子電圧	V <sub>CD</sub>	V <sub>SS</sub> -0.3 ~ V <sub>IN</sub> +0.3	V	
遅延端子電流	I <sub>CD</sub>	5.0	mA	
許容損失	USPN-4	100	mW	
		600(40mm x 40mm 標準基板) <sup>(*)</sup>		
	SSOT-24	150		
		500(40mm x 40mm 標準基板) <sup>(*)</sup>		
動作周囲温度	T <sub>a</sub>	-40 ~ 85	°C	
保存温度	T <sub>stg</sub>	-55 ~ 125	°C	

(\*) CMOS 出力

(\*) Nch オープンドレイン出力

(\*) 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい。

## ■電気的特性

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V <sub>IN</sub>	V <sub>DF(T)</sub> =0.8~5.0V <sup>(*)</sup>	0.7		6.0	V	-
検出電圧	V <sub>DF</sub>	V <sub>DF(T)</sub> =0.8~5.0V	E-1			V	①
ヒステリシス幅	V <sub>HYS</sub>	V <sub>IN</sub> =1.0~6.0V	V <sub>DF</sub> × 0.02	V <sub>DF</sub> × 0.05	V <sub>DF</sub> × 0.08	V	①
消費電流 1	I <sub>SS1</sub>	V <sub>IN</sub> =V <sub>DF</sub> × 0.9 V <sub>DF(T)</sub> =0.8~1.9V V <sub>DF(T)</sub> =2.0~3.9V V <sub>DF(T)</sub> =4.0~5.0V		0.5 0.6 0.7	1.2 1.3 1.4	μA	②
消費電流 2	I <sub>SS2</sub>	V <sub>IN</sub> =V <sub>DF</sub> × 1.1 V <sub>DF(T)</sub> =0.8~1.9V V <sub>DF(T)</sub> =2.0~3.9V V <sub>DF(T)</sub> =4.0~5.0V		0.9 1.1 1.2	1.8 2.0 2.2	μA	②
出力電流	I <sub>OUT1</sub>	V <sub>IN</sub> =0.7V V <sub>DS</sub> =0.5V(Nch)	0.01	0.36		mA	③
		V <sub>IN</sub> =1.0V <sup>(**)</sup> V <sub>DS</sub> =0.5V(Nch)	0.1	0.7			
		V <sub>IN</sub> =2.0V <sup>(***)</sup> V <sub>DS</sub> =0.5V(Nch)	0.8	1.6			
		V <sub>IN</sub> =3.0V <sup>(****)</sup> V <sub>DS</sub> =0.5V(Nch)	1.2	2.0			
		V <sub>IN</sub> =4.0V <sup>(*****)</sup> V <sub>DS</sub> =0.5V(Nch)	1.6	2.3			
	I <sub>OUT2</sub> <sup>(***)</sup>	V <sub>IN</sub> =V <sub>DF</sub> × 1.1 V <sub>DS</sub> =0.5V(Pch)	E-2			mA	④
リーク電流	CMOS 出力 (Pch)	I <sub>LEAK</sub>	V <sub>IN</sub> = V <sub>DF</sub> × 0.9V, V <sub>OUT</sub> = 0V, Cd: Open		-0.20	μA	③
	Nch オープン ドレイン出力		V <sub>IN</sub> = 6.0V, V <sub>OUT</sub> = 6.0V, Cd: Open		0.20		
温度特性	ΔV <sub>DF</sub> / (ΔT <sub>opr</sub> · V <sub>DF</sub> )	-40 °C ≤ T <sub>opr</sub> ≤ 85 °C		± 100		ppm/°C	①
遅延抵抗 <sup>(*)</sup>	R <sub>DELAY</sub>	V <sub>IN</sub> =6.0V, V <sub>CD</sub> =0V	1.6	2.0	2.4	MΩ	⑤
遅延端子シンク電流	I <sub>CD</sub>	V <sub>CD</sub> =0.5V, V <sub>IN</sub> =0.7V	8	60		μA	⑤
遅延容量端子閾値電圧	V <sub>TCD</sub>	V <sub>IN</sub> =1.0V	0.4	0.5	0.6	V	⑥
		V <sub>IN</sub> =6.0V	2.9	3.0	3.1		
不定動作電圧 <sup>(*)</sup>	V <sub>UNS</sub>	V <sub>IN</sub> =0V~0.7V		0.3	0.4	V	⑦
検出遅延時間 <sup>(*)</sup>	t <sub>DF0</sub>	V <sub>IN</sub> =6.0V→0.7V Cd: Open		30	230	μs	⑧
解除遅延時間 <sup>(*)</sup>	t <sub>DR0</sub>	V <sub>IN</sub> =0.7V→6.0V Cd: Open		30	200	μs	⑧

(\*)V<sub>DF(T)</sub>:設定検出電圧値

(\*\*)V<sub>DF(T)</sub>>1.0Vの製品で規格保証。

(\*\*\*)V<sub>DF(T)</sub>>2.0Vの製品で規格保証。

(\*\*\*\*)V<sub>DF(T)</sub>>3.0Vの製品で規格保証。

(\*\*\*\*\*)V<sub>DF(T)</sub>>4.0Vの製品で規格保証。

(\*)XC6119C(CMOS出力)のみ

(\*)抵抗値は抵抗の両端の電圧値と電流値から算出

(\*)V<sub>IN</sub>が0~0.7Vの範囲におけるV<sub>OUT</sub>の最大電圧。XC6119Cシリーズ(CMOS出力)のみ

(\*)遅延容量端子がオープン状態でV<sub>IN</sub>が立ち下がる時、V<sub>IN</sub>=V<sub>DF</sub>からV<sub>OUT</sub>=0.6Vになるまでの時間。

(\*)遅延容量端子がオープン状態でV<sub>IN</sub>が立ち上がる時、V<sub>IN</sub>=V<sub>DF</sub>+V<sub>HYS</sub>からV<sub>OUT</sub>=5.4Vになるまでの時間。

## ■設定電圧別規格表

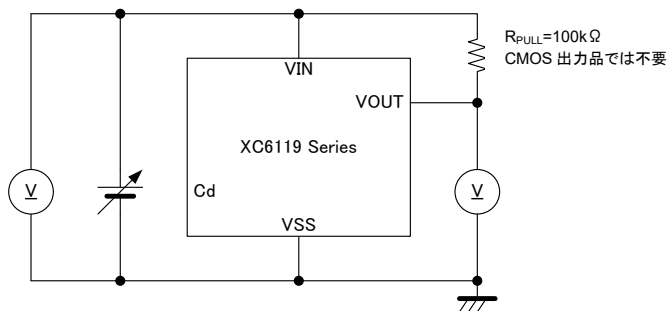
記号	E-1			E-2	
項目	検出電圧値(V) <sup>(*)</sup>			出力電流値(mA) <sup>(**)</sup>	
設定検出電圧	V <sub>DF</sub>			I <sub>OUT2</sub>	
V <sub>DF(T)</sub>	MIN.	TYP.	MAX.	TYP.	MAX.
0.8	0.770	0.8	0.830	-0.20	-0.01
0.9	0.870	0.9	0.930		
1.0	0.970	1.0	1.030		
1.1	1.070	1.1	1.130	-0.30	-0.08
1.2	1.170	1.2	1.230		
1.3	1.270	1.3	1.330		
1.4	1.370	1.4	1.430		
1.5	1.470	1.5	1.530	-0.40	-0.14
1.6	1.568	1.6	1.632		
1.7	1.666	1.7	1.734		
1.8	1.764	1.8	1.836		
1.9	1.862	1.9	1.938		
2.0	1.960	2.0	2.040	-0.50	-0.20
2.1	2.058	2.1	2.142		
2.2	2.156	2.2	2.244		
2.3	2.254	2.3	2.346		
2.4	2.352	2.4	2.448		
2.5	2.450	2.5	2.550		
2.6	2.548	2.6	2.652		
2.7	2.646	2.7	2.754		
2.8	2.744	2.8	2.856		
2.9	2.842	2.9	2.958		
3.0	2.940	3.0	3.060	-0.60	-0.40
3.1	3.038	3.1	3.162		
3.2	3.136	3.2	3.264		
3.3	3.234	3.3	3.366		
3.4	3.332	3.4	3.468		
3.5	3.430	3.5	3.570		
3.6	3.528	3.6	3.672		
3.7	3.626	3.7	3.774		
3.8	3.724	3.8	3.876		
3.9	3.822	3.9	3.978		
4.0	3.920	4.0	4.080	-0.65	-0.60
4.1	4.018	4.1	4.182		
4.2	4.116	4.2	4.284		
4.3	4.214	4.3	4.386		
4.4	4.321	4.4	4.488		
4.5	4.410	4.5	4.590		
4.6	4.508	4.6	4.692		
4.7	4.606	4.7	4.794		
4.8	4.704	4.8	4.896		
4.9	4.802	4.9	4.998		
5.0	4.900	5.0	5.100		

(\*)V<sub>DF(T)</sub> ≤ 1.4V の時 ±30mV、V<sub>DF(T)</sub> ≥ 1.5V の時 ±2%の精度

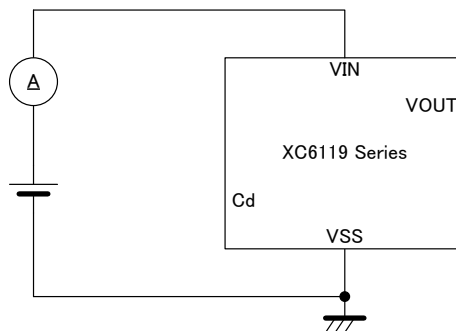
(\*\*)XC6119C シリーズ(CMOS 出力)のみ

## ■ 測定回路

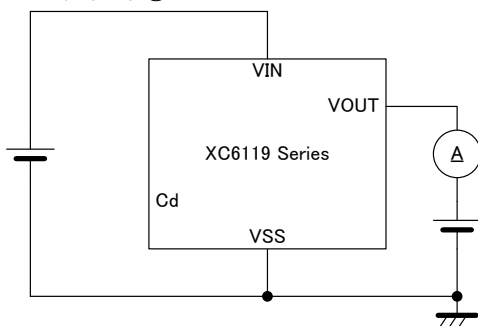
測定回路①



測定回路②



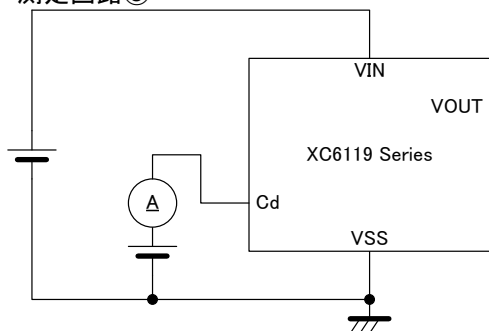
測定回路③



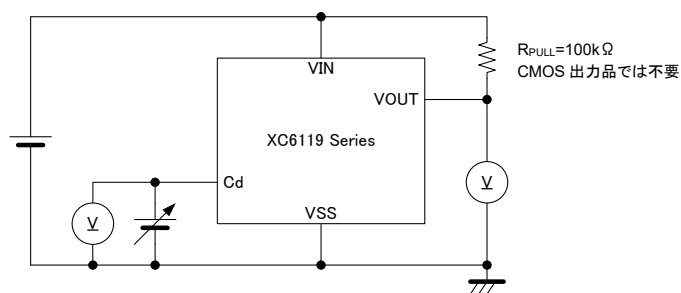
測定回路④



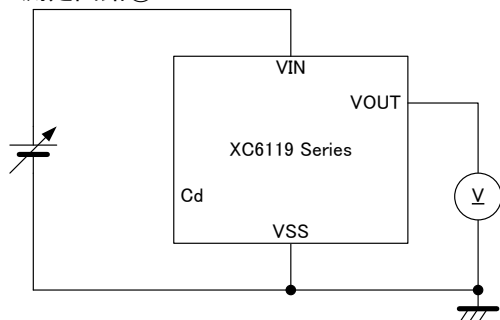
測定回路⑤



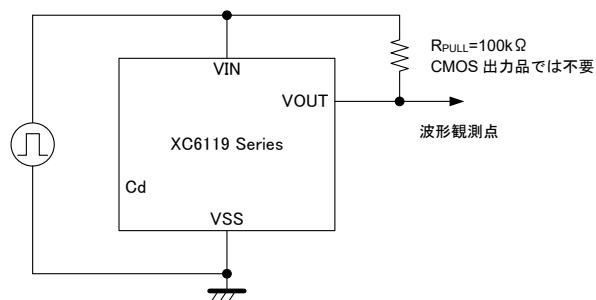
測定回路⑥



測定回路⑦



測定回路⑧



## ■動作説明

図 1 に代表的な回路例、図 2 に図 1 のタイミングチャートを示します。

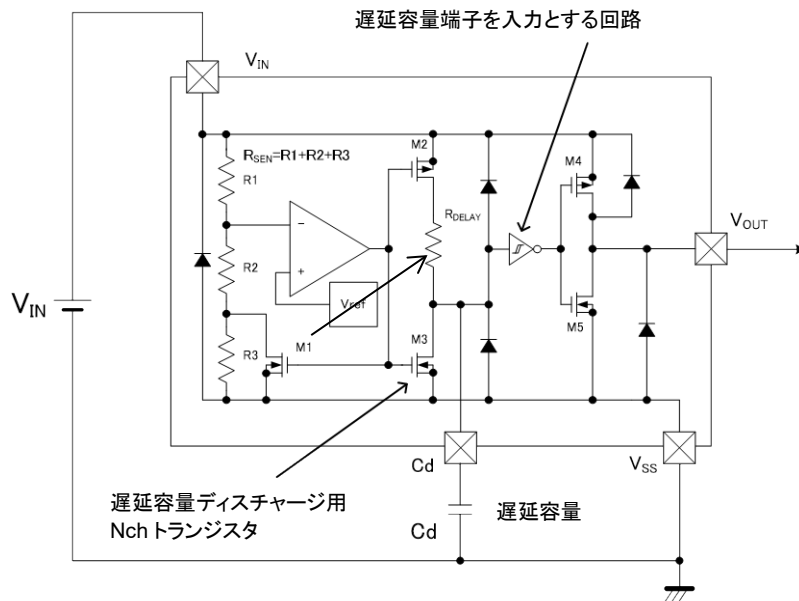


図 1: 代表的な回路例

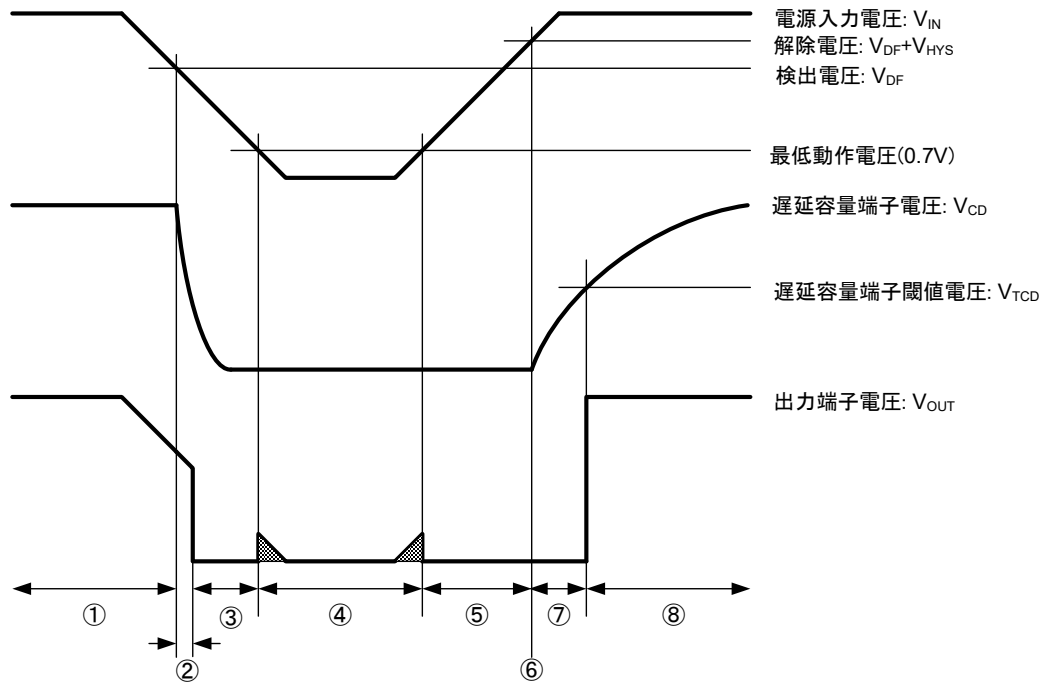


図 2: 図 1 のタイミングチャート

- ① 初期状態として電源入力端子  $V_{IN}$  には解除電圧に対して十分に高い電圧が印加されており、遅延容量  $C_d$  は電源入力端子電圧まで充電されているものとします。電源入力端子電圧が降下し始め、検出電圧に達するまでの間 ( $V_{IN} > V_{DF}$ )、出力電圧  $V_{OUT}$  は High レベル ( $=V_{IN}$ ) となっています。
- ② 電源入力端子電圧が降下し続け検出電圧となった ( $V_{IN} = V_{DF}$ ) 時、遅延容量ディスチャージ用 Nch トランジスタが ON し、遅延容量  $C_d$  のディスチャージを開始します。遅延容量端子  $C_d$  を入力とする内部回路は基準電圧が  $V_{IN}$  のコンパレータとして動作し、出力電圧  $V_{OUT}$  は Low レベル ( $\leq V_{IN} \times 0.1$ ) に変化します。 $V_{IN} = V_{DF}$  から、 $V_{OUT}$  が Low レベルになるまでの時間を検出遅延  $t_{DF}$  (特に遅延容量端子がオープンの際の検出時間を  $t_{DF0}$ ) とします。



## ■動作説明

- ③ 電源入力端子電圧がさらに降下し、検出電圧  $V_{DF}$  以下かつ  $0.7V$  以上の間、遅延容量  $C_d$  はグラウンドレベルまでディスチャージされ、出力電圧  $V_{OUT}$  は Low レベルを保持します。
- ④ 電源入力端子電圧が  $0.7V$  未満となり、再び  $0.7V$  以上となるまでの間、出力電圧  $V_{OUT}$  は Low レベルを保持できなくなる可能性が生じます。この間の動作を不定動作と呼び、 $V_{OUT}$  に現れる電圧を不定動作電圧  $V_{UNS}$  と呼びます。
- ⑤ 電源入力端子電圧が上昇し、 $0.7V$  以上かつ解除電圧に達するまでの間 ( $V_{IN} < V_{DF} + V_{HYS}$ )、出力電圧  $V_{OUT}$  は Low レベルを保持します。
- ⑥ 電源入力端子電圧が上昇し続け、解除電圧 ( $V_{DF} + V_{HYS}$ ) になった時、遅延容量ディスチャージ用 Nch トランジスタが OFF し、遅延抵抗  $R_{DELAY}$  を介して遅延容量  $C_d$  のチャージを開始します。遅延容量端子  $C_d$  を入力とする内部回路はこの時点から電源入力端子電圧が検出電圧より高い ( $V_{IN} > V_{DF}$ ) 間、立上り論理閾値  $V_{TLH} = V_{TCD}$ 、立下り論理閾値  $V_{THL} = V_{SS}$  のヒステリシスコンパレータとして動作します。
- ⑦ 電源入力端子電圧が解除電圧を超え、検出電圧より高い電圧を保持し続ける間、遅延容量  $C_d$  は電源入力端子電圧までチャージされます。遅延容量端子電圧が  $V_{TCD}$  になった時、出力電圧  $V_{OUT}$  は High レベルに変化します。 $V_{IN} = V_{DF} + V_{HYS}$  から  $V_{OUT}$  が High レベルに変化するまでの時間を解除遅延  $t_{DR}$  (特に  $C_d$  端子がオープンの際の解除時間を  $t_{DR0}$ ) とします。解除遅延  $t_{DR}$  は式(1)により算出されます。(ln は自然対数)

$$t_{DR} = -R_{DELAY} \times C_d \times \ln(1 - V_{TCD}/V_{IN}) + t_{DR0} \quad \dots(1)$$

遅延抵抗  $R_{DELAY} = 2.0 \text{ M}\Omega$  (TYP.)、遅延容量端子閾値電圧  $V_{TCD} = V_{IN}/2$  (TYP.) となっておりますので、 $t_{DR0}$  が無視できる時、簡易的には式(2)で算出する事が可能です。

$$t_{DR} = R_{DELAY} \times C_d \times 0.69 \quad \dots(2)$$

\*  $R_{DELAY}$  は  $2.0 \text{ M}\Omega$  (TYP.) になります。

例として遅延容量  $C_d$  を  $0.68 \mu\text{F}$  とした時の解除遅延  $t_{DR}$  は  $2.0 \times 10^6 \times 0.68 \times 10^{-6} \times 0.69 = 938$  (ms) となります。

注:③の時間が短く、遅延容量  $C_d$  をグラウンドレベルまでディスチャージできない場合、解除遅延が著しく短くなる事があります。ご注意ください。

- ⑧ 電源入力端子電圧が検出電圧より高い ( $V_{IN} > V_{DF}$ ) 間、出力電圧  $V_{OUT}$  は High (=  $V_{IN}$ ) レベルを保持します。

### 解除遅延表

遅延容量 $C_d$ ( $\mu\text{F}$ )	解除遅延 $t_{DR}$ (TYP.) (ms)	解除遅延 $t_{DR}$ (MIN.~MAX.) (ms) ※1
0.01	13.8	11.0 ~ 16.6
0.022	30.4	24.3 ~ 36.4
0.047	64.9	51.9 ~ 77.8
0.1	138	110 ~ 166
0.22	304	243 ~ 364
0.47	649	519 ~ 778
1	1380	1100 ~ 1660

解除遅延表の値は式(2)より求めた計算値となります。

※1 解除遅延  $t_{DR}$  の値は遅延容量  $C_d$  の実容量値により変わるのでご注意ください。

## ■使用上の注意

1. 本 IC をご使用の際には絶対最大定格内でご使用ください。一時的、過渡的な電圧降下および電圧上昇等の現象について、絶対最大定格を超えて使用した場合、劣化または破壊する可能性があります。
2. 電源-電源入力端子間の抵抗成分と IC 動作時の貫通電流により電源入力端子電圧が降下します。この時、動作電圧範囲を下回ると誤動作の原因となる可能性があります。CMOS 出力の場合、出力電流でも同様に電源入力端子電圧の降下が起こります。IC 動作時の貫通電流により生じた電源入力端子の電圧降下がヒステリシス電圧を上回ると回路が発振する可能性があります。電源入力端子に抵抗を接続してご使用になる場合は特にご注意ください。
3. 電源入力端子電圧が急峻かつ大きく変動すると誤動作を起こす可能性がありますので、ご注意ください。
4. 電源ノイズは誤動作の原因となることがありますので、 $V_{IN}$ -GND 間にコンデンサを挿入するなど実機での評価を十分にして下さい
5. Cd 端子に Cd(遅延容量)を接続した状態で、解除動作時に電源入力端子電圧が急激に低下(例:6.0V から 0V)した場合、Cd- $V_{IN}$  端子間のダイオードに過電流が流れます。  
解除動作時の電源入力端子変動幅が 1.0V 未満であれば特に対策は不要ですが、Cd に 0.1 $\mu$ F 以上 かつ 電源電圧変動が 0.01V/ $\mu$ s 以上の場合は、下記どちらかの対策を行って下さい。

- ・電源入力端子 - Cd 端子間にショットキーダイオードを接続。(図 3 参照)
- ・Cd-Cd 端子間に 500 $\Omega$ ~1k $\Omega$  の抵抗(RCd)を接続。(図 4 参照)

※Cd-Cd 端子間に RCd を接続した場合は、Cd の放電時間が遅くなります。  
RCd を接続する際は、実動作上 問題がないか確認の上ご使用下さい。

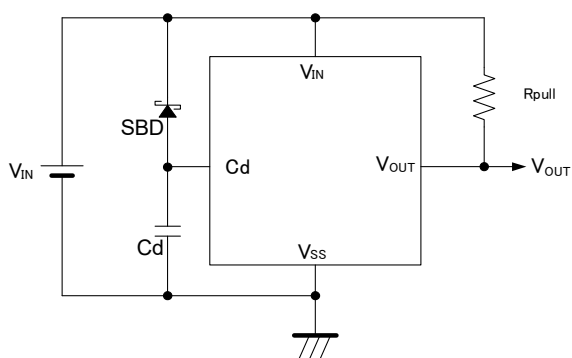


図 3:Cd 端子にショットキーダイオードを接続した回路例

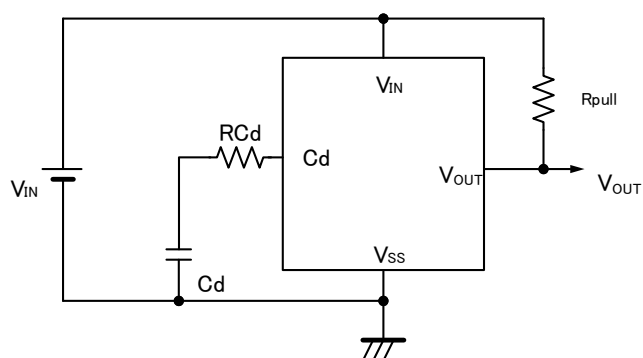


図 4:Cd 端子に抵抗を接続した回路例

## ■使用上の注意

6. Nch オープンドレイン出力の時、出力端子に接続するプルアップ抵抗より検出時と解除時の  $V_{OUT}$  電圧が決まります。以下の事柄を参照して抵抗値を選択して下さい。(図 5 参照)

検出時:  $V_{OUT} = V_{PULL} / (1 + R_{PULL} / R_{ON})$

$V_{PULL}$ : プルアップ先の電圧

$R_{ON}$ (※1): Nch ドライバ M5 の ON 抵抗 (電気的特性より、 $V_{DS}/I_{OUT1}$  から算出)

計算例:  $V_{IN} = 2.0V$  時(※2)  $R_{ON} = 0.5/0.8 \times 10^{-3} = 625\Omega$  (MAX.) となり、 $V_{PULL}$  が  $3.0V$  で検出時の  $V_{OUT}$  電圧を  $0.1V$  以下にしたい場合、

$R_{PULL} = (V_{PULL} / V_{OUT} - 1) \times R_{ON} = (3/0.1 - 1) \times 625 \approx 18k\Omega$  になるため

上記の条件で検出時の出力電圧を  $0.1V$  以下にするためにはプルアップ抵抗を  $18k\Omega$  以上にする必要があります。

(※1)  $V_{IN}$  が小さいほど  $R_{ON}$  は大きくなりますのでご注意ください。

(※2)  $V_{IN}$  の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

解除時:  $V_{OUT} = V_{PULL} / (1 + R_{PULL} / R_{OFF})$

$V_{PULL}$ : プルアップ先の電圧

$R_{OFF}$ : Nch ドライバ M5 の OFF 時抵抗値  $15M\Omega$  (MIN.) (電気的特性より、 $V_{OUT}/I_{LEAK}$  から算出)

計算例:  $V_{PULL}$  が  $6.0V$  で  $V_{OUT}$  を  $5.99V$  以上にしたい場合

$R_{PULL} = (V_{PULL} / V_{OUT} - 1) \times R_{OFF} = (6/5.99 - 1) \times 15 \times 10^6 \approx 25k\Omega$  になるため

上記の条件で解除時の出力電圧を  $5.99V$  以上にするためにはプルアップ抵抗を  $25k\Omega$  以下にする必要があります

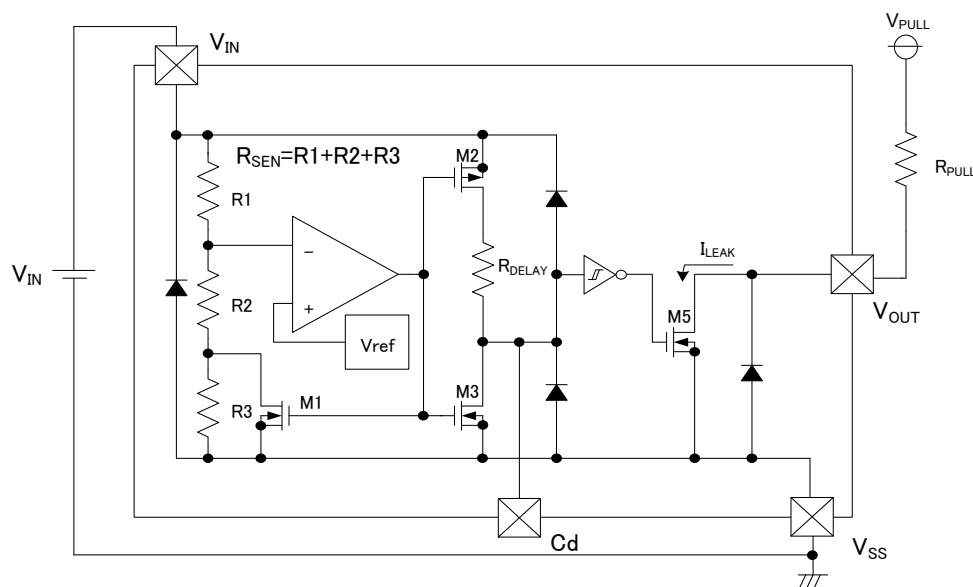


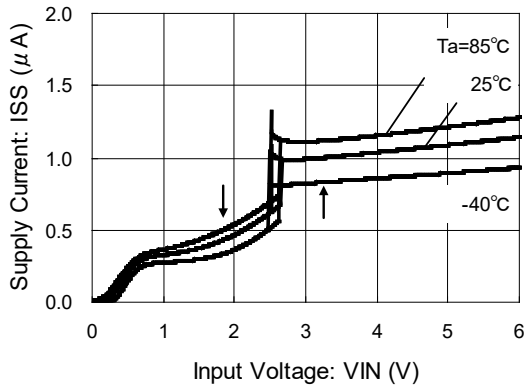
図 5: XC6119N 代表回路

7. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

## ■ 特性例

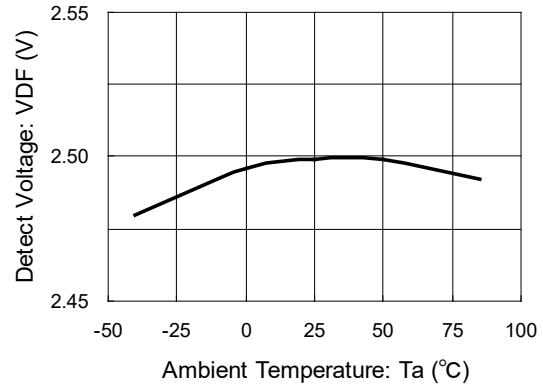
(1)消費電流-入力電圧

XC6119x25Ax



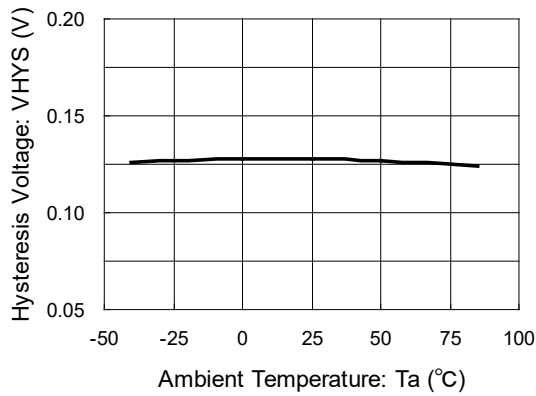
(2)検出電圧-周囲温度

XC6119x25Ax



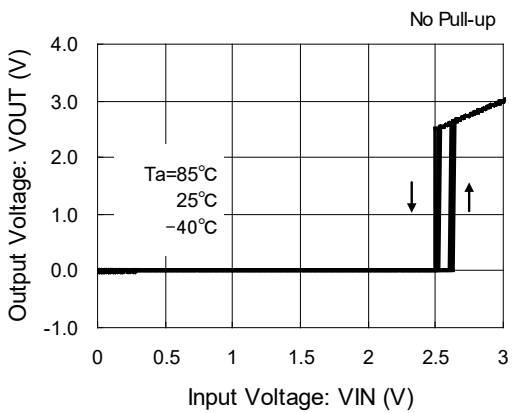
(3)ヒステリシス電圧-周囲温度

XC6119x25Ax

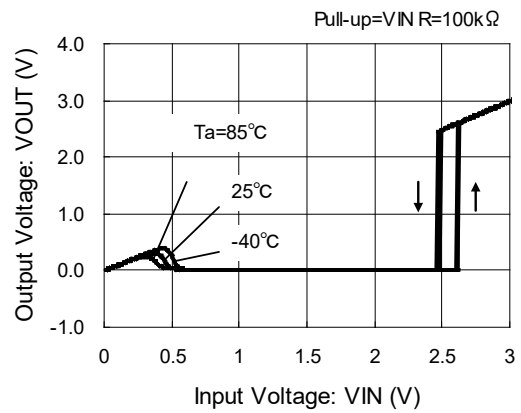


(4)出力電圧-入力電圧

XC6119C25Ax

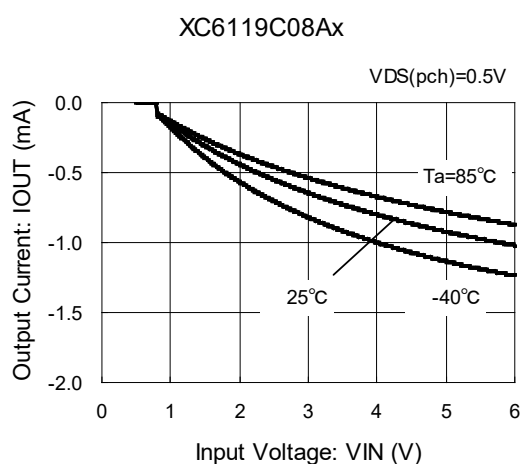
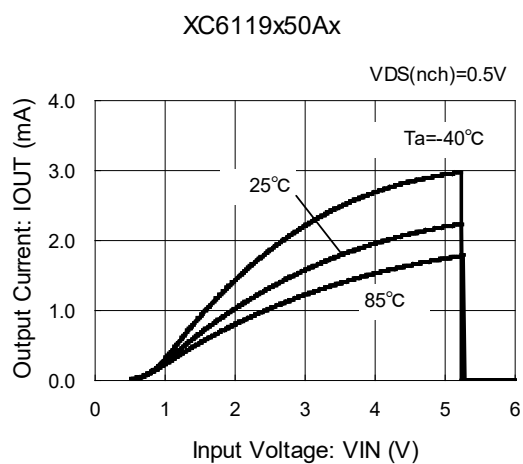


XC6119N25Ax

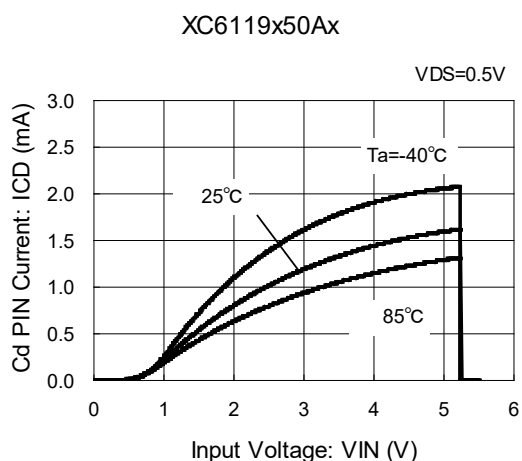


## ■ 特性例

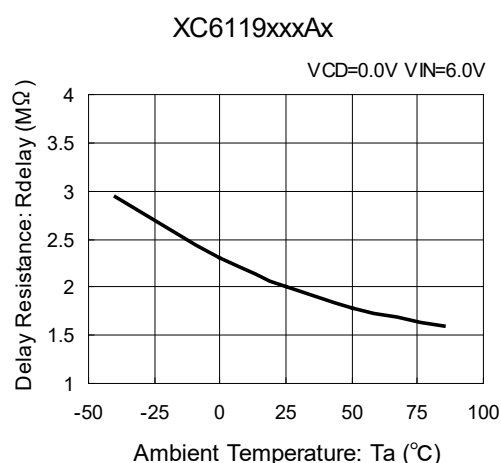
### (5) 出力電流-入力電圧



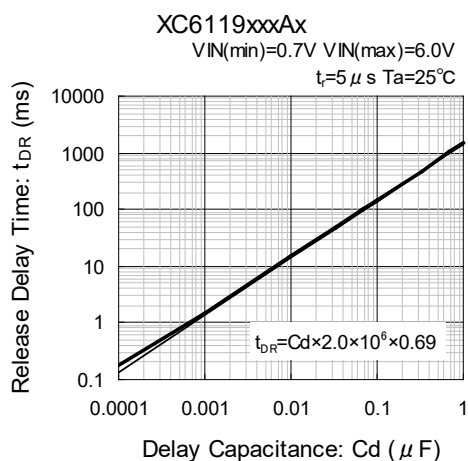
### (6) 遅延容量端子シンク電流-入力電圧



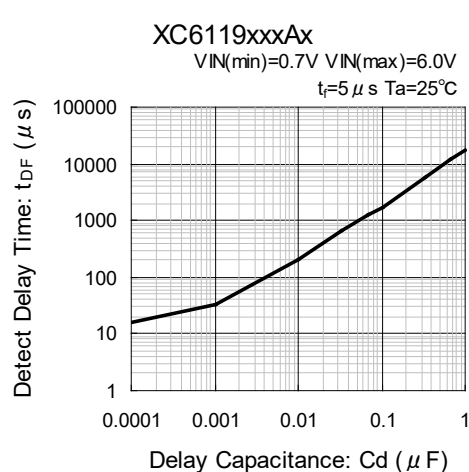
### (7) 遅延抵抗-周囲温度



### (8) 解除遅延時間-遅延容量

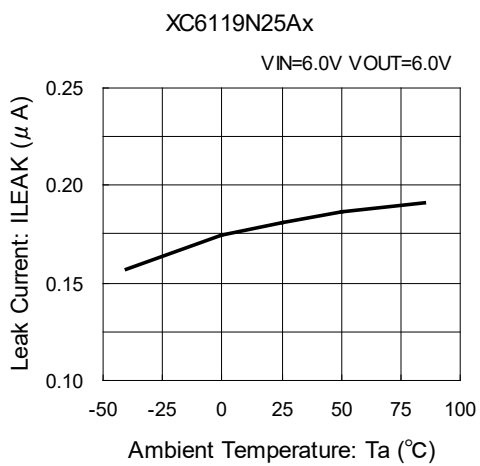


### (9) 検出遅延時間-遅延容量

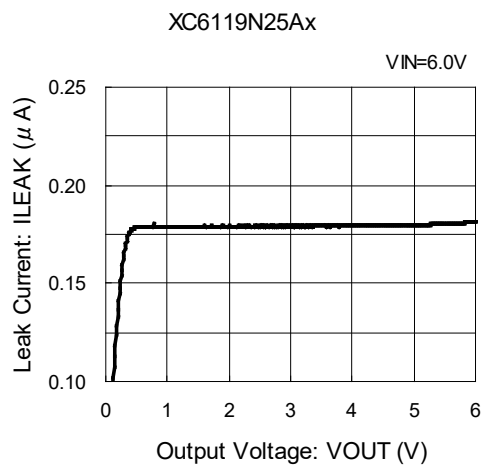


## ■ 特性例

(10) リーク電流-周囲温度



(11) リーク電流-出力電圧



## ■ パッケージインフォメーション

最新のパッケージ情報については [www.torex.co.jp/technical-support/packages/](http://www.torex.co.jp/technical-support/packages/) をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
SSOT-24	<a href="#">SSOT-24 PKG</a>	<a href="#">SSOT-24 Power Dissipation</a>
USPN-4	<a href="#">USPN-4 PKG</a>	<a href="#">USPN-4 Power Dissipation</a>

# XC6119 シリーズ

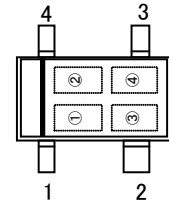
## ■ マーキング

### ● SSOT-24

マーク① 出力形態と検出電圧の整数部を表す。

CMOS 出力(XC6119C シリーズ)

シンボル	電圧(V)	品名表記例
A	0.X	XC6119C0**N*
B	1.X	XC6119C1**N*
C	2.X	XC6119C2**N*
D	3.X	XC6119C3**N*
E	4.X	XC6119C4**N*
F	5.X	XC6119C5**N*



SSOT-24  
(TOP VIEW)

Nch 出力(XC6119N シリーズ)

シンボル	電圧(V)	品名表記例
H	0.X	XC6119N0**N*
K	1.X	XC6119N1**N*
L	2.X	XC6119N2**N*
M	3.X	XC6119N3**N*
N	4.X	XC6119N4**N*
P	5.X	XC6119N5**N*

マーク② 検出電圧の小数点 1 桁目を表す。

シンボル	電圧(V)	品名表記例
N	X.0	XC6119**0*N*
P	X.1	XC6119**1*N*
R	X.2	XC6119**2*N*
S	X.3	XC6119**3*N*
T	X.4	XC6119**4*N*
U	X.5	XC6119**5*N*
V	X.6	XC6119**6*N*
X	X.7	XC6119**7*N*
Y	X.8	XC6119**8*N*
Z	X.9	XC6119**9*N*

マーク③④ 製造ロットを表す。01~09、0A~0Z、11...9Z、A1~A9、AA...Z9、ZA~ZZ を繰り返す。  
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)

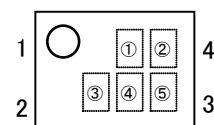


## ■ マーキング

### ●USPN-4

マーク① 製品番号を表す。

シンボル	品名表記例
B	XC6119*****-G



USPN-4  
(TOP VIEW)

マーク② 出力形態と検出電圧の整数部を表す。

CMOS 出力(XC6119C シリーズ)

シンボル	電圧(V)	品名表記例
A	0.X	XC6119C0**7*-G
B	1.X	XC6119C1**7*-G
C	2.X	XC6119C2**7*-G
D	3.X	XC6119C3**7*-G
E	4.X	XC6119C4**7*-G
F	5.X	XC6119C5**7*-G

Nch 出力(XC6119N シリーズ)

シンボル	電圧(V)	品名表記例
H	0.X	XC6119N0**7*-G
K	1.X	XC6119N1**7*-G
L	2.X	XC6119N2**7*-G
M	3.X	XC6119N3**7*-G
N	4.X	XC6119N4**7*-G
P	5.X	XC6119N5**7*-G

マーク③ 検出電圧の小数点 1 桁目を表す。

シンボル	電圧(V)	品名表記例
N	X.0	XC6119**0*7*-G
P	X.1	XC6119**1*7*-G
R	X.2	XC6119**2*7*-G
S	X.3	XC6119**3*7*-G
T	X.4	XC6119**4*7*-G
U	X.5	XC6119**5*7*-G
V	X.6	XC6119**6*7*-G
X	X.7	XC6119**7*7*-G
Y	X.8	XC6119**8*7*-G
Z	X.9	XC6119**9*7*-G

マーク④⑤ 製造ロットを表す。01~09、0A~0Z、11...9Z、A1~A9、AA...Z9、ZA~ZZ を繰り返す。  
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社