

XC9223/XC9224 シリーズ

JTR0509-017

ドライバ Tr.内蔵 1A 降圧 DC/DC コンバータ

☆Green Operation 対応

■概要

XC9223/XC9224シリーズは、 0.21Ω (TYP) PchドライバTr、および 0.23Ω (TYP) Nch同期整流スイッチTrを内蔵した降圧同期整流DC/DCコンバータです。内蔵Trのオン抵抗を小さくすることにより最大1.0Aまで高効率で安定した電流を供給することが出来ます。スイッチング周波数は1MHzまたは2MHzと高いので、小型のインダクタを選択可能で、高き制限のあるHDD等や省スペースのアプリケーションに最適です。

電流制限はLIM端子により”H”時=1.2A, ”L”時=0.6A の2値を選択できます。例えば電源供給がUSBとACアダプタの様に電流制限値が異なる場合など仕様に合わせて選択可能です。

MODE/SYNC端子により、PWM制御とPWM/PFM自動切替え制御を選択できます。また、内部CLKに対し $\pm 25\%$ の範囲で外部CLKと同期することで不要なノイズの生成を抑えることが出来ます。

熱破壊からICを保護するため、積分ラッチ保護、サーマルシャットダウン、短絡保護回路の3つの保護機能を設けています。

UVLO(Under Voltage Lock Out)機能を内蔵しており入力電圧1.8V以下では内部ドライバTrを強制的にオフさせます。

XC9223/XC9224Bシリーズは、ボルテージディテクタを内蔵し、外付け抵抗による任意の電圧監視が可能となっています。

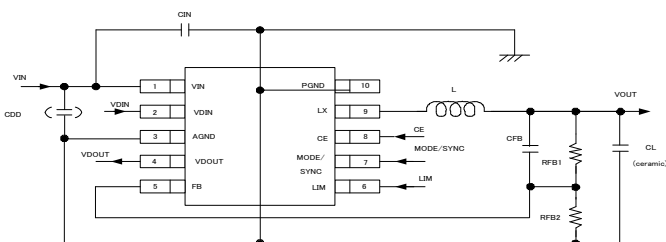
■用途

- 磁気ディスクドライブ(HDD)
- ノート PC / タブレット PC
- 光ディスクドライブ(BD,DVD,CD)
- モバイル機器・端末
- DSC / Camcorder
- 汎用電源

■特長

- 入力電圧範囲 : 2.5V ~ 6.0V
- 出力電圧設定範囲 : 基準電圧源 $0.8V \pm 2.0\%$ により 0.9V から V_{IN} まで外付け抵抗により任意に設定可能
- 発振周波数 : 1MHz, 2MHz (設定周波数精度 $\pm 15\%$)
- 出力電流 : 1.0A
- 最大電流リミット : 0.6A(min), 0.9A(max) LIM 端子=“L”
: 1.2A(min), 2.0A(max) LIM 端子=“H”
- 制御方式 : PWM/PFM 外部切替え制御
: 外部 CLK 同期
- 保護回路 : サーマルシャットダウン
: 積分ラッチ方式(過電流制限)
: 短絡保護
- ソフトスタート : 内部にて 1ms(TYP)に設定
- 電圧検出器 : 0.712V ディテクト,Nch オープンドレイン出力
0.21 Ω PMOS と 0.23 Ω NMOS Tr 内蔵(SBD 不要)した降圧 DC/DC コンバータで出力電流は 1.0A まで供給可能
- 高効率 : 95% ($V_{IN}=5.0V, V_{OUT}=3.3V$)
- 外部 CLK 同期
- セラミックコンデンサ対応
- パッケージ : MSOP-10、USP-10B
- 環境への配慮 : EU RoHS 指令対応、鉛フリー

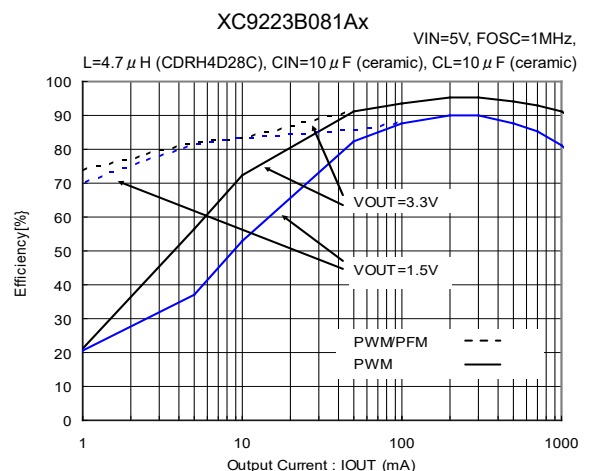
■代表標準回路



(*) V_{IN} とAGNDIに対し直近にCDD(2200pF~0.1 μ F)を付けることを推奨いたします。

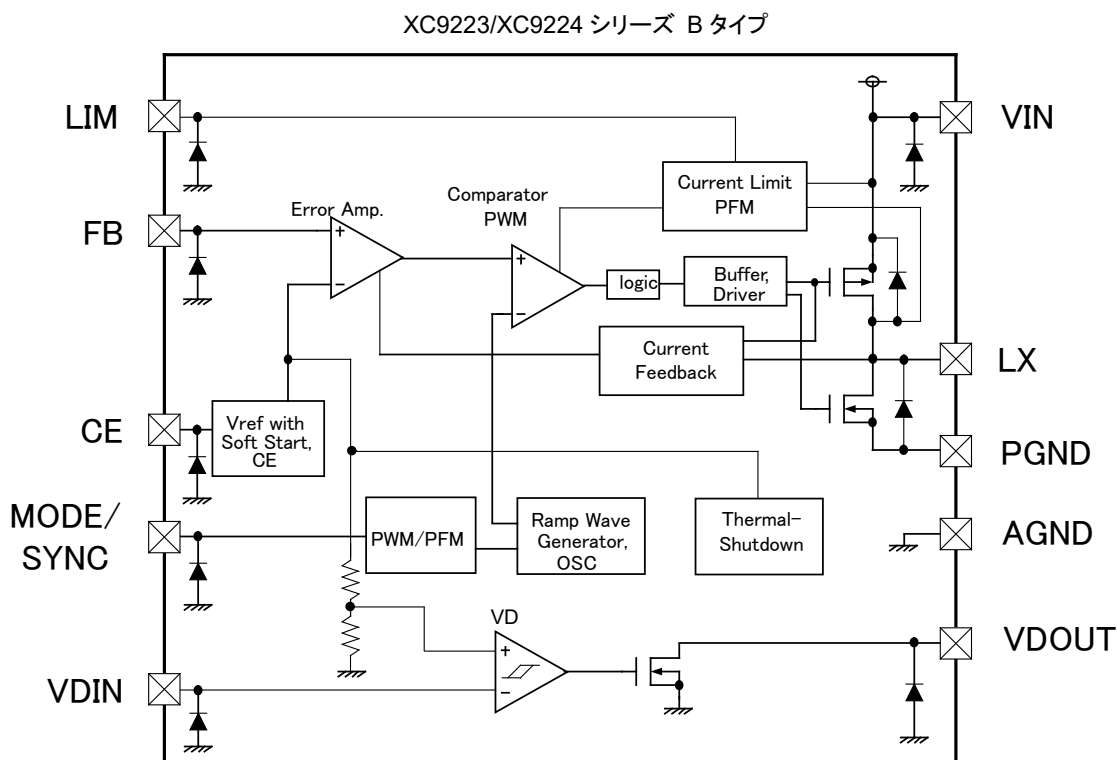
詳しくは”レイアウトのご注意”の5を参照してください。

■代表特性例 効率-出力電流



XC9223/XC9224 シリーズ

■ブロック図



■製品分類

●品番ルール

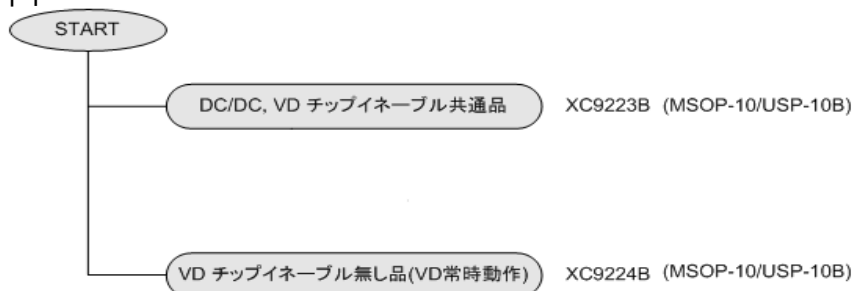
XC9223①②③④⑤⑥-⑦^(*)... DC/DC, VD チップイネーブル共通品

XC9224①②③④⑤⑥-⑦^(*)... VD チップイネーブル無し品(VD常時動作)

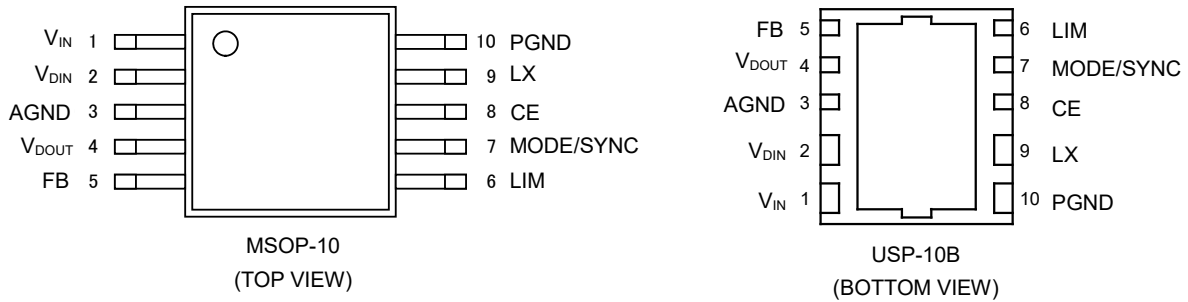
表示	項目	シンボル	説明
①	タイプ	B	Tr 内蔵, 出力電圧任意設定(FB 品), 電流制限:0.6A/1.2A
②③	基準電圧	08	基準電圧 0.8V に固定 ②=0, ③=8
④	発振周波数	1	1MHz
		2	2MHz
⑤⑥-⑦	パッケージ (発注単位)	AR	MSOP-10 (1,000pcs/Reel)
		AR-G	MSOP-10 (1,000pcs/Reel)
		DR	USP-10B (3,000pcs/Reel)
		DR-G	USP-10B (3,000pcs/Reel)

^(*)“-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

●セレクションガイド



■端子配列



* USP-10B の放熱板は実装強度強化および放熱の為、参考パターンレイアウトと参考メタルマスクデザインでのんだ実装を推奨しております。放熱板の電位は GND(3,10 番 Pin)へ接続して下さい。

■端子説明

端子番号	端子名	機能
1	V _{IN}	電源入力端子
2	V _{DIN}	電圧検出器入力端子
3	AGND	アナロググランド端子
4	V _{DOUT}	電圧検出器出力端子
5	FB	出力電圧監視端子
6	LIM	過電流リミット設定端子
7	MODE/SYNC	モード切替/外部 CLK 入力端子
8	CE	チップイネーブル端子
9	LX	スイッチング出力端子
10	PGND	パワーグランド端子

※ グランド端子(3,10 番端子)は必ずショートしてください。

■機能表

1. CE 端子

CE 端子	IC 動作状態
H	動作
L	停止 ^(*)

2. MODE 端子

MODE 端子	機能
H	PWM 制御
L	PWM/PFM 自動制御

3. LIM 端子

LIM 端子	機能
H	最大出力電流...1.0A
L	最大出力電流...0.4A

^(*) XC9224 シリーズの場合、電圧検出器を除く

■絶対最大定格

項目		記号	定格	単位
V _{IN} 端子電圧		V _{IN}	-0.3 ~ 6.5	V
V _{DIN} 端子電圧		V _{DIN}	-0.3 ~ 6.5	V
V _{DOUT} 端子電圧		V _{DOUT}	-0.3 ~ 6.5	V
V _{DOUT} 端子電流		I _{DOUT}	10	mA
FB 端子電圧		V _{FB}	-0.3 ~ 6.5	V
LIM 端子電圧		V _{LIM}	-0.3 ~ 6.5	V
MODE/SYNC 端子電圧		V _{MODE/SYNC}	-0.3 ~ 6.5	V
CE 端子電圧		V _{CE}	-0.3 ~ 6.5	V
LX 端子電圧		V _{Lx}	-0.3 ~ V _{IN} + 0.3	V
LX 端子電流		I _{Lx}	2000	mA
許容損失 (Ta=25°C)	MSOP-10	Pd	500 (40mm x 40mm 標準基板) ^(*)	mW
			150	
	USP-10B		1000 (40mm x 40mm 標準基板) ^(*)	
動作周囲温度		T _{opr}	-40 ~ 85	°C
保存温度		T _{stg}	-55 ~ 125	°C

各電圧定格は GND (AGND,PGND)を基準とする

(*) 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい

■電気的特性

XC9223/XC9224 シリーズ

Ta=25°C

項目	記号	測定条件	MIN	TYP	MAX	単位	測定回路
入力電圧範囲	V _{IN}		2.5		6.0	V	
FB 電圧	V _{FB}		0.784	0.8	0.816	V	①
出力電圧設定範囲	V _{OUTSET}		0.9		V _{IN}	V	③
最大出力電流 1 ^(*)	I _{OUTMAX1}		0.4			A	③
最大出力電流 2 ^(*)	I _{OUTMAX2}		1.0			A	③
UVLO 電圧	V _{UVLO}	FB=V _{FB} ×0.9, Lx 端子が"L"となる V _{IN} の電圧 ⁽⁸⁾	1.55	1.8	2.0	V	①
消費電流 1	I _{DD1}	FB=V _{FB} ×0.9, MODE/SYNC=0V		D1-1 ⁽²⁾		μA	②
消費電流 2	I _{DD2}	FB=V _{FB} ×1.1 (発振停止), MODE/SYNC=0V		D1-2 ⁽²⁾		μA	②
スタンバイ電流	I _{STB}	CE=0V		D1-6 ⁽²⁾		μA	②
発振周波数	f _{osc}	外付け部品接続, I _{OUT} =10mA		D1-3 ⁽²⁾		MHz	③
外部 CLK 同期周波数	SYNCOSC	外付け部品接続, I _{OUT} =10mA MODE/SYNC に外部 CLK 入力		D1-4 ⁽²⁾		MHz	④
外部 CLK デューティ	SYNCDTY		25		75	%	④
最大デューティ比	MAXDTY	FB=V _{FB} ×0.9	100			%	①
最小デューティ比	MINDTY	FB=V _{FB} ×1.1			0	%	①
PFM スイッチ電流	I _{PFM}	外付け部品接続, MODE/SYNC=0V, I _{OUT} =10mA		200	250	mA	③
効率 ⁽³⁾	EFFI	外付け部品接続, V _{IN} =5.0V, V _{OUT} =3.3V I _{OUT} =200mA		95		%	③
LX SW "H" ON 抵抗 ⁽⁴⁾	R _{LxH}	FB=V _{FB} ×0.9, Lx=V _{IN} -0.05V		0.21	0.3 ⁽⁷⁾	Ω	①
LX SW "L" ON 抵抗	R _{LxL}			0.23	0.3 ⁽⁷⁾	Ω	
電流制限 1	I _{LIM1}	LIM=0V	0.6		0.9	A	①
電流制限 2	I _{LIM2}	LIM=V _{IN}	1.2		2.0	A	①
積分ラッチ時間 ⁽⁵⁾	T _{LAT}	FB=V _{FB} ×0.9, Lx を 1Ω で短絡		D1-5 ⁽²⁾		Ms	①
短絡検出電圧	V _{SHORT}	Lx が"L"となる FB 電圧 ⁽⁸⁾	0.3	0.4	0.5	V	①
ソフトスタート時間	T _{SS}	CE=0V→V _{IN} , I _{OUT} =1mA	0.5	1.0	2.0	ms	①
サーマルシャット温度	T _{TSD}			150		°C	
ヒステリシス幅	T _{HYS}			20		°C	
CE "H" 電圧	V _{CEH}	FB=V _{FB} ×0.9, CE=0.4V→1.2V に変化させ、 Lx が"H"となる電圧 ⁽⁸⁾	1.2		6.0	V	①
CE "L" 電圧	V _{CEL}	FB=V _{FB} ×0.9, CE=1.2V→0.4V に変化させ、 Lx が"L"となる電圧 ⁽⁸⁾	AGND		0.4	V	①
MODE/SYNC "H" 電圧	V _{MODE/SYNCH}		1.2		6.0	V	③
MODE/SYNC "L" 電圧	V _{MODE/SYNCL}		AGND		0.4	V	③
LIM "H" 電圧	V _{LIMH}		1.2		6.0	V	①
LIM "L" 電圧	V _{LIML}	I _{OUT} =I _{LIM1} ×1.1 LIM=1.2V→0.4V に変化させ、Lx が発振した LIM 電圧を確認	AGND		0.4	V	①
CE "H" 電流	I _{CEH}	V _{IN} =CE=6.0V			0.1	μA	⑤
CE "L" 電流	I _{CEL}	V _{IN} =6.0V, CE=0V	-0.1			μA	⑤
MODE/SYNC "H" 電流	I _{MODE/SYNCH}	V _{IN} =6.0V			0.1	μA	⑤
MODE/SYNC "L" 電流	I _{MODE/SYNCL}	V _{IN} =6.0V, MODE/SYNC=0V	-0.1			μA	⑤
LIM "H" 電流	I _{LIMH}	V _{IN} =LIM=6.0V			0.1	μA	⑤
LIM "L" 電流	I _{LIML}	V _{IN} =6.0V, LIM=0V	-0.1			μA	⑤
FB "H" 電流	I _{FBH}	V _{IN} =FB=6.0V			0.1	μA	⑤
FB "L" 電流	I _{FBL}	V _{IN} =6.0V, FB=0V	-0.1			μA	⑤
LX SW "H" リーク電流	I _{leakH}	V _{IN} =LX=6.0V, CE=0V			1.0	μA	⑥
LX SW "L" リーク電流 ⁽⁶⁾	I _{leakL}	V _{IN} =6.0V, LX=CE=0V	-3.0			μA	⑥

XC9223/XC9224 シリーズ

電気的特性

XC9223/XC9224 シリーズ

Ta=25°C

項目	記号	測定条件	MIN	TYP	MAX	単位	測定回路
○ VD							
検出電圧	V _{DF}	V _{DOUT} ="H"→"L"となる V _{DIN} の電圧 Pull-up 抵抗 200kΩ	0.676	0.712	0.744	V	⑦
解除電圧	V _{DR}	V _{DOUT} ="L"→"H"となる V _{DIN} の電圧 Pull-up 抵抗 200kΩ	0.716	0.752	0.784	V	⑦
ヒステリシス幅	V _{HYS}	V _{HYS} =(V _{DR} -V _{DF})/ V _{DF} ×100		5.0		%	-
VD 出力電流	I _{DOUT}	V _{DIN} =V _{DF} ×0.9, V _{DOUT} に 0.25V 印加	2.5	4.0		mA	⑦
伝搬遅延時間	T _{DLY}	V _{DIN} =0V→1.0V に変化させたときより V _{DOUT} ="L"→"H"へ変化するまでの時間	0.5	2.0	8.0	ms	⑦
VDIN "H" 電流	I _{VDINH}	V _{IN} =V _{DIN} =6.0V			0.1	μA	⑤
VDIN "L" 電流	I _{VDINL}	V _{IN} =6.0V, V _{DIN} =0V	-0.1			μA	⑤
VDOUT "H" 電流	I _{VDOUTH}	V _{IN} =V _{DIN} =V _{DOUT} =6.0V			1.0	μA	⑤
VDOUT "L" 電流	I _{VDOUTL}	V _{IN} =V _{DIN} =6.0V, V _{DOUT} =0V	-1.0			μA	⑤

測定条件: 特に指定無き場合、V_{IN}=3.6V、CE=V_{IN}、MODE/SYNC=V_{IN}

(¹) 入出力電圧差(降圧差)が小さい場合、最大電流に到達する前に、100%duty となることがあります。

100%duty 状態からさらに電流を引くと Pch ドライバの ON 抵抗により出力電圧の降下を起こします。

(²) 規格表参照

(³) 効率=[(出力電圧×出力電流) ÷(入力電圧×入力電流)] ×100

(⁴) ON 抵抗=(V_{IN} - Lx 端子測定電圧)/100mA

(⁵) Lx に抵抗 1Ω を介して GND に短絡させ、電流制限パルス発生から Lx=L となるまでの時間

(⁶) 高温時には最大 100μA 程度リークする場合があります。

(⁷) 設計値

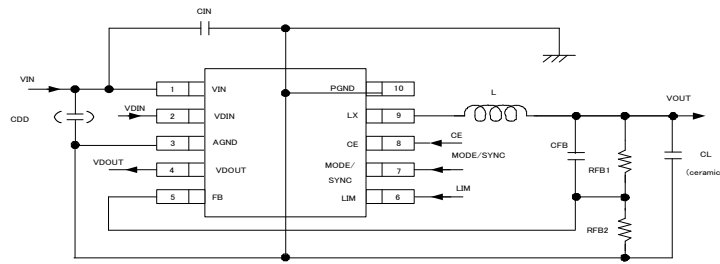
(⁸) "H">V_{IN}-0.1V、"L"<0.05V にて LX の "H","L" を判定

電気的特性 規格表

No.	項目	記号	1MHz 品			2MHz 品		
			規格			規格		
			MIN	TYP	MAX	MIN	TYP	MAX
D1-1	消費電流 1	I _{DD1}	-	380	700	-	440	800
D1-2	消費電流 2	I _{DD2}	-	30	60	-	45	80
D1-3	発振周波数	FOSC	0.85	1.00	1.15	1.7	2.0	2.3
D1-4	外部 CLK 同期周波数	SYNCOSC	0.75	-	1.25	1.5	-	2.5
D1-5	積分ラッチ時間	T _{LAT}	-	6.0	15		3.0	15

No.	項目	記号	XC9223 シリーズ			XC9224 シリーズ		
			規格			規格		
			MIN	TYP	MAX	MIN	TYP	MAX
D1-6	スタンバイ電流	I _{STB}	-	0.1	2.0	-	7.0	15

■標準回路例



(*) V_{IN} とAGNDIに対し直近にCDD(2200pF ~ 0.1uF)を付けることを推奨いたします。
詳しくは"レイアウトのご注意"の5を参照してください。

<出力電圧の設定>

外部に分割抵抗を付けることで出力電圧が設定できます。出力電圧は、RFB1とRFB2の値によって下記の式で決まりません。RFB1とRFB2の和は、通常1MΩ以下とします。

$$V_{OUT}=0.8 \times (RFB1+RFB2)/RFB2$$

位相補償用スピードアップコンデンサCFBの値は、 $f_{zfb} = 1/(2 \times \pi \times CFB1 \times RFB1)$ が20kHzとなるように調整してください。用途やインダクタンスL値、負荷容量CL値等によっては1kHz~50kHz程度となるように調整して頂くことで最適となります。

【計算例】

RFB1=470kΩ,RFB2=150kΩの時、 $V_{OUT1}=0.8 \times (470k+150k) / 150k=3.3V$

【代表例】

V_{OUT} (V)	RFB1 (kΩ)	RFB2 (kΩ)	CFB (pF)	V_{OUT} (V)	RFB1 (kΩ)	RFB2 (kΩ)	CFB (pF)
1.0	75	300	110	2.5	510	240	15
1.2	150	300	51	3.0	330	120	24
1.5	130	150	62	3.3	470	150	18
1.8	300	240	27	5.0	430	82	18

※fzfb=20kHz時

<使用部品例>

1MHz

L : 4.7μH (CDRH4D28C SUMIDA)
CL : 10μF (ceramic)
CIN : 10μF (ceramic)

2MHz

L : 2.2μH (CDRH4D28 SUMIDA)
: 2.2μH (VLCF4020T-2R2N1R7 TDK)
CL : 10μF (ceramic)
CIN : 10μF (ceramic)

※CIN,CLについては、10μF以上を使用してください(セラミックコンデンサ対応)。

※タンタル、電解コンデンサ等を使用する場合は ESR が大きいため、リップル電圧が大きくなります。また、動作が不安定になる場合もありますので、実機にて十分ご確認の上ご使用ください。

■動作説明

XC9223/XC9224 シリーズの内部は、基準電圧源、ランプ波回路、エラーアンプ、PWM コンパレータ、位相補償回路、出力電圧調整抵抗、PchMOS ドライバトランジスタ、同期整流用 NchMOS スイッチトランジスタ、電流制限回路、UVLO 回路等で構成されています。内部基準電圧と V_{OUT} より RFB1、RFB2 を通ってフィードバックされた電圧をエラーアンプで比較し、エラーアンプの出力に位相補償をかけ、PWM 動作時のスイッチングのオンタイムを決定するために PWM コンパレータに信号を入力します。PWM コンパレータでは、エラーアンプから来た信号とランプ回路から来たランプ波を電圧レベルとして比較し、出力をバッファードライブ回路に送り、LX 端子よりスイッチングのデューティ幅として出力します。この動作を連続的に行うことにより出力電圧を安定させています。

また、カレントフィードバック回路により、スイッチング毎の PchMOS ドライバトランジスタの電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています。これにより、セラミックコンデンサなどの低 ESR コンデンサを使用しても安定した帰還系が得られ、出力電圧の安定化が図られています。

<基準電圧源>

本 IC の出力電圧を安定にするため基準になるリファレンス電圧です。

<ランプ回路>

スイッチング周波数はこの回路により決定されています。周波数は内部で固定化されており、1.0MHz、2.0MHz から選択できます。ここで生成されたクロックで PWM 動作に必要なランプ波が作られており、また、各内部回路が同期しています。

<エラーアンプ>

エラーアンプは出力電圧監視用のアンプです。内部抵抗 RFB1、RFB2 で分割された電圧が、フィードバックされ基準電圧と比較されます。基準電圧より低い電圧がフィードバックされるとエラーアンプの出力電圧は高くなるように動作します。エラーアンプの周波数特性は、最適化された信号がミキサーへ送られます。

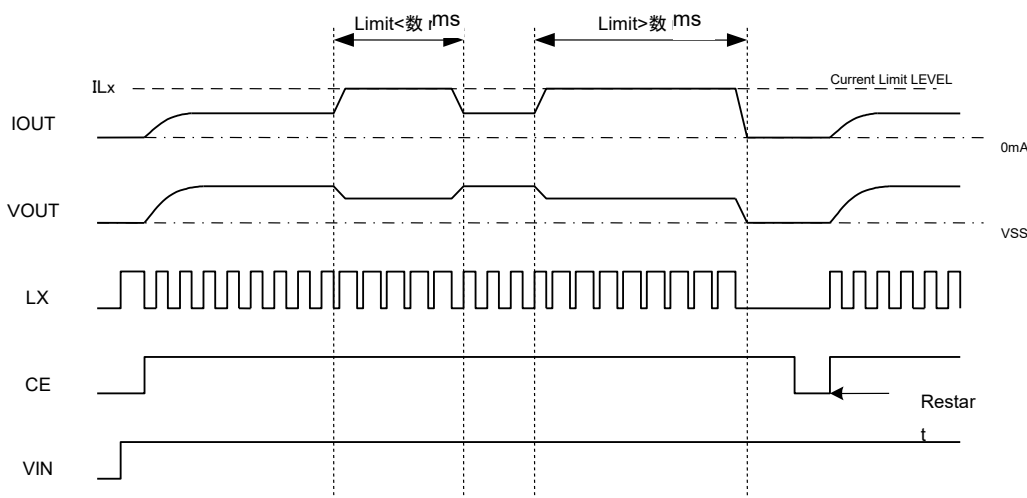
<電流制限>

LX 端子に接続された PchMOS ドライバトランジスタを流れる電流を監視しており、電流制限とラッチ機能の複合となっています。また、LIM 端子により電流制限値を 2 値選択できます。LIM 端子 "H" 時=1.2A(min)、"L" 時=0.6A(min)

- ①一定電流以上ドライバ電流が流れると(コイル電流のピーク値)、電流制限機能が動作し LX 端子から出力するパルスを任意のタイミングでオフさせます。
- ②ドライバトランジスタがオフされることで電流制限回路はリミット検知状態から解除されます。
- ③次のパルスのタイミングでドライバトランジスタはオンしますが、この時過電流状態であれば直ちにドライバトランジスタはオフします。
- ④過電流状態でなくなれば通常の動作になります。

①~③を繰り返しながら過電流状態がなくなるのを待ちます。数 ms の間 過電流状態が続き①~③の動作を繰り返すとドライバトランジスタのオフ状態をラッチする機能が働きます。一旦ラッチ状態になると、CE 端子から一度 IC をオフにして立ち上げるか、 V_{IN} 端子の電源再投入を行うことで動作を再開します。

尚、ラッチは周囲のノイズによる影響にて電流リミット検知状態から解除されることがあり、基板の状態によってはラッチ時間が長くなる場合やラッチ動作に至らない場合があります。入力容量はできる限り近くに配置するようして下さい。



■動作説明

<サーマルシャットダウン>

熱破壊から IC を保護するためチップ温度の監視を行っています。チップ温度が 150°Cに達するとサーマルシャットダウンが働き、ドライバトランジスタをオフ状態とします。電流供給を止めることによりチップ温度が 130°Cまで下がると再度ソフトスタートを使い出力を立ち上げ直します。

<短絡保護>

FB 電圧の監視を行っており、誤って出力を GND 等とショートしてしまった場合、FB 電圧が設定電圧の 1/2 以下となると、短絡保護が働き瞬時にドライバトランジスタをオフさせラッチをかけます。一旦ラッチ状態になると、CE 端子から一度 IC をオフにして立ち上げるか、VIN 端子の電源再投入を行うことで動作を再開します。

<電圧検出器>

V_{DIN} から入る信号に対して、V_{DOUT} 端子から検出します (Nch オープンドレインタイプ)。

<U.V.L.O.回路>

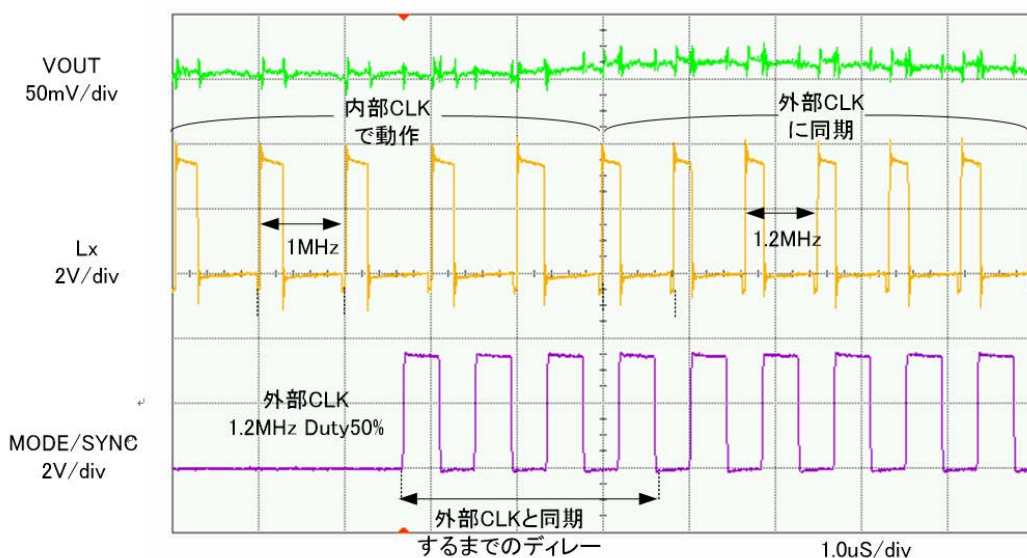
V_{IN} 端子電圧が 1.8V(TYP)以下になると、内部回路の動作不安定による誤パルス出力防止のため、ドライバトランジスタを強制的にオフした状態にします。V_{IN} 端子電圧が 2.0V(TYP)以上になるとスイッチング動作を行います。U.V.L.O.機能が解除されることでソフトスタート機能が働き出力立ち上げ動作が開始されます。V_{IN} 端子電圧が数十 nS の間 UVLO 動作電圧より低下した場合でも、U.V.L.O.機能は働きます。

<MODE/SYNC>

MODE/SYNC 端子は MODE 切り替え端子と外部 CLK の入力端子の二つの機能を備えております。“H”電圧を入力することで PWM 固定となり、“L”電圧を入力すると PWM/PFM 自動切り替えとなり、通常の MODE 端子と同じ機能となります。

MODE/SYNC端子に外部CLK(内部CLKの±25%、オンDuty25%~75%)を入力すると内部CLKと切替わり、外部CLKの立下りエッジに回路が同期して動作します。外部CLKと同期している時は自動的にPWM制御となります。外部CLKが数us程度“H”電圧または“L”電圧に固定されますと外部CLK同期をやめ、内部CLK動作に切替わります(下図参照)。

・外部 CLK 同期機能



※MODE/SYNC 端子の入力を、“L”電圧から 1.2MHz、Duty50%の CLK に変化させた場合

■動作説明

<PFM スイッチ電流>

PFM 動作時は、コイルに流れる電流がある一定電流(IPFM)に達するまで Pch ドライバをオンします。このときの Pch ドライバのオン時間(Ton)は次式によって決定されます

$$T_{on} = L \times IPFM / (V_{IN} - V_{OUT}) \quad (\text{図 IPFM①})$$

<最大 IPFM 制限>

PFM 時の最大 DUTY 比(MAXIPFM)を TYP=50%程度と定めています。よって降圧差が少ない場合などの DUTY が広がる条件では IPFM に達しなくとも Pch トランジスタをオフすることがあります。(図 IPFM②)

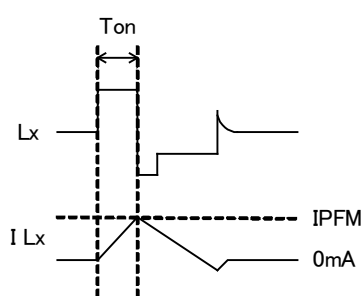


図 IPFM①

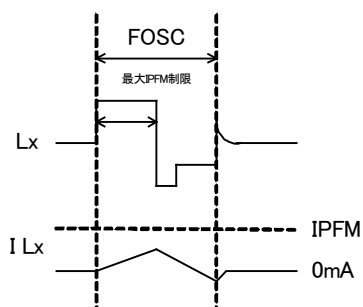


図 IPFM②

■使用方法

- XC9223/24 シリーズは出力コンデンサとしてセラミックコンデンサを使用できるように設計されておりますが、入出力電位差が大きい場合等、スイッチングのエネルギーが大きくなりすぎる為、セラミックコンデンサのみではキャッチしきれず出力電圧が不安定となることがあります。このような場合は出力コンデンサを大きくする等で補うようにしてください。
- DC/DC コンバータのようなスイッチングレギュレータにおきましてはスパイクノイズやリップル電圧が生じます。これらは周辺部品（コイルのインダクタンス値、コンデンサ、周辺回路の基板レイアウト）によって大きく影響されます。ご使用の際は実機にて十分にご確認下さい。
- PWM 制御時において、軽負荷の場合は細いデューティが出力され、その後 0% デューティを数周期の間保持する状態があります。外部 CLK に同期していても同様なことが起こります。
- 入出力電位差が小さく、重負荷においては太いデューティが出力され、その後 100% デューティを数周期の間保持する状態があります。
- 本 IC の DC/DC コンバータは電流制限回路により、コイルのピーク電流を監視しております。入出力電位差が大きい場合や負荷電流が大きい場合にピーク電流が増加する為、電流制限がかかりやすくなり動作が不安定になる可能性があります。ピーク電流が大きくなる場合はコイルのインダクタンス値を調整し十分に動作を確認してご使用下さい。尚、以下の式にてピーク電流は示されます。

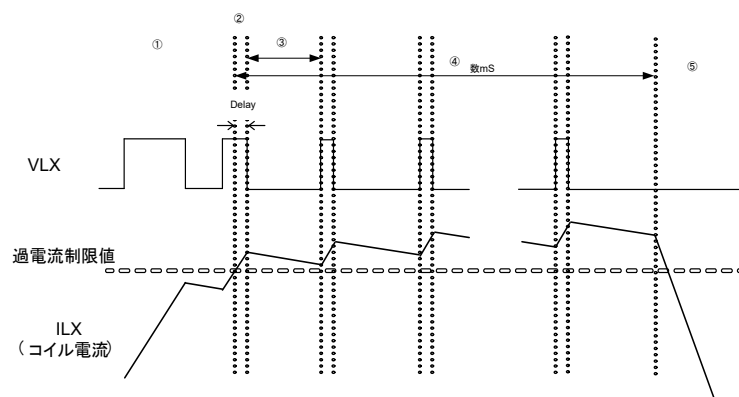
$$\text{ピーク電流} : I_{pk} = (V_{IN} - V_{OUT}) \times \text{OnDuty} / (2 \times L \times f_{osc}) + I_{OUT}$$

L : コイルのインダクタンス値

fosc : 発振周波数

- 制限電流を超えるような過電流(ピーク電流)が一定時間流れた場合には内蔵ドライバトランジスタをオフさせます(積分ラッチ回路)。制限電流を検知し、内蔵ドライバトランジスタをオフさせるまでの時間は制限電流分の電流が流れますので、コイルの定格には十分ご注意ください。
- 電流制限についてはドライバの ON 抵抗やコイルの直列抵抗による電圧降下があるため、入力電圧が低い場合などは制限電流まで達しない場合があります。
- 本 IC では最低動作電圧以下において電流を引いた場合、ノイズの影響により UVLO が誤動作する場合があります。
- 外付け部品及び本 IC の絶対最大定格を超えないようにご注意ください。
- ラッチは基板の状態によって制限電流検知状態から解除され、ラッチ時間が長くなる場合やラッチ動作に至らない場合があります。入力容量はできる限り IC の近くに配置するようにして下さい。
- 重負荷時に DC/DC のノイズの影響により VD の伝達遅延時間が延びることがあります。
- 内部周波数に対して高周波側で外部 CLK に同期させる場合、出力電圧が不安定になることがあります。このような場合は出力コンデンサを大きくする等で補うようにしてください。
- 最低動作電圧以下において、過電流リミットに至らない状態で出力電圧が落ちることがあります。
- 本 IC を高温時使用した場合、ドライバ Tr のリーク電流により軽負荷状態(100uA 以下)では出力電圧が入力電圧レベルまで上昇することがあります。
- 過電流制限は LIM=H:2000mA(Max)となっておりますが、それ以上の電流が流れることがあります。V_{OUT} を GND にショートさせた状態で立ち上げた場合、Pch トランジスタがオンの時はコイルの両端に入力電圧分の電位差が発生している為コイル電流の時間変化率が大きいのにに対し、Nch トランジスタがオンの時は V_{OUT} が GND にショートしている為コイル両端の電位差がほぼないので、コイル電流の時間変化率が非常に小さくなります。この動作が繰り返され回路の遅延時間も手伝ってコイル電流は本来制限される電流量を超えたある電流値に収束します。ソフトスタート期間中は短絡保護が効かないように制御しているためソフトスタート終了後、短絡保護が働き回路がディセーブルとなります。また、降圧差が大きい場合にも回路の遅延時間のため過電流制限以上の電流が流れる場合があります。コイルの絶対最大定格には十分ご注意ください。

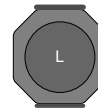
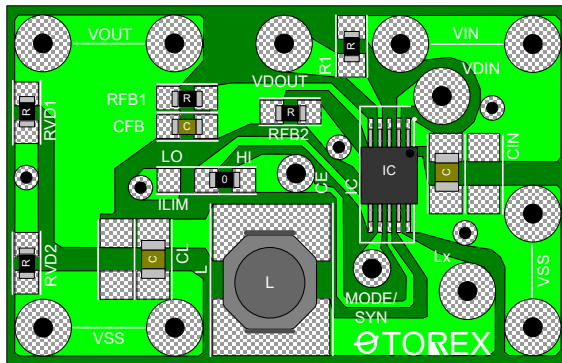
- ① ドライバに電流制限(ILIM)まで電流が流れます。
- ② 回路の遅延時間により ILIM の判定から Pch ドライバトランジスタのオフまで ILIM 以上の電流が流れます。
- ③ コイル両端の電位差が無い為、コイル電流の時間変化率が非常に小さくなります。
- ④ 電流制限によりソフトスタート間、Lx は細いパルスを発振します。
- ⑤ 短絡保護が働き、ドライバトランジスタをオフさせラッチをかけます。



●レイアウトのご注意

1. V_{IN} 電位の変動をできるだけ抑える為に、 V_{IN} 端子と V_{SS} 端子に最短でバイパスコンデンサ (CIN) を接続してください。
2. 周辺部品は出来る限り IC の近くに実装してください。特に、CIN につきましては IC の直近に実装してください。
3. 周辺部品は配線のインピーダンスを下げる為に、太く短く配線して下さい。
4. GND 配線を十分に強化して下さい。スイッチング時の GND 電流による GND 電位の変動は IC の動作を不安定にする場合があります。
5. 重負荷時にスイッチングノイズの影響により動作が不安定となることがあります。そのため AGND 端子と V_{IN} 端子の間に直近にノイズ落としの容量 $CDD=2200\text{pF}\sim 0.1\mu\text{F}$ を付けることを推奨いたします。

・ TOP VIEW



インダクタ



ジャンパーチップ

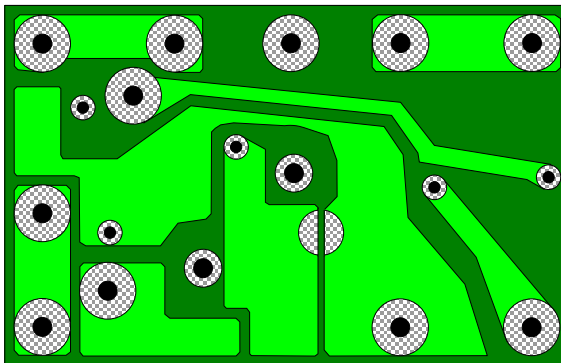


抵抗



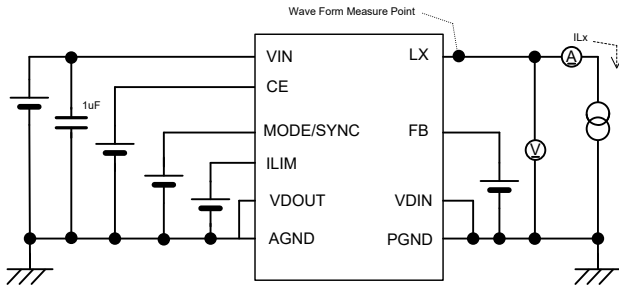
セラミックコンデンサ

・ BOTTOM VIEW

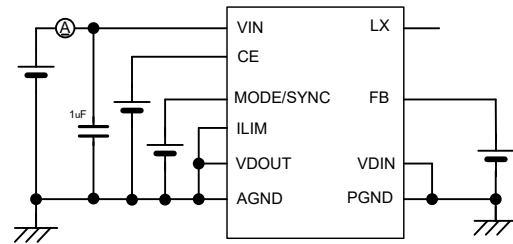


■測定回路図

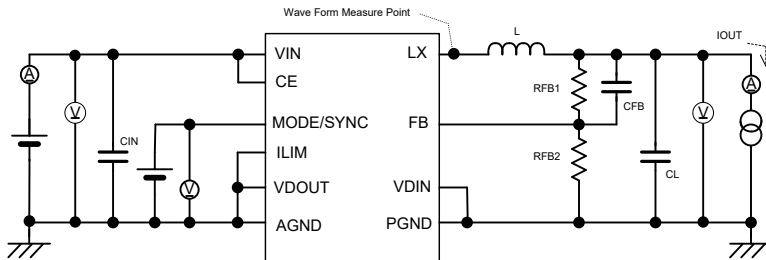
< Test Circuit No.1 >



< Test Circuit No.2 >



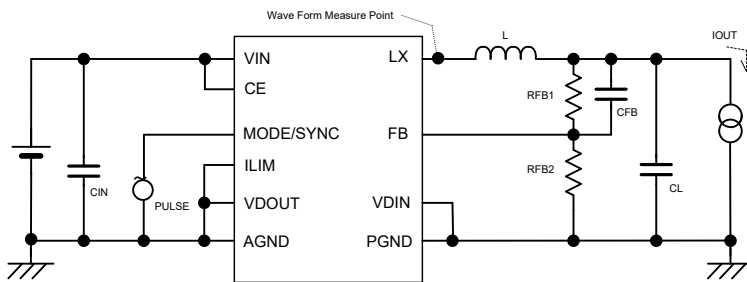
< Test Circuit No.3 >



※ External Components

L(1MHz) : 4.7µH(CDRH4D28C : SUMIDA)
L(2MHz) : 2.2µH(VLCF4020T-2R2N1R7 : TDK)
CIN : 10µF (ceramic)
CL : 10µF (ceramic)
RFB1 : 130kΩ
RFB2 : 150kΩ
CFB : 62pF (ceramic)

< Test Circuit No.4 >

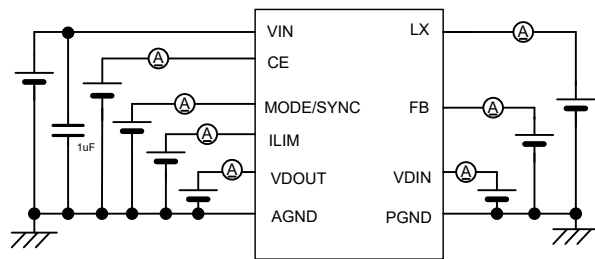


※ External Components

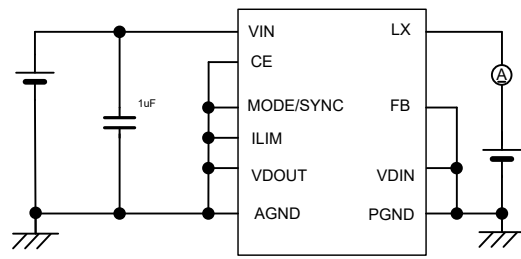
L(1MHz) : 4.7µH(CDRH4D28C : SUMIDA)
L(2MHz) : 2.2µH(VLCF4020T-2R2N1R7 : TDK)
CIN : 10µF (ceramic)
CL : 10µF (ceramic)
RFB1 : 130kΩ
RFB2 : 150kΩ
CFB : 62pF (ceramic)

■測定回路図

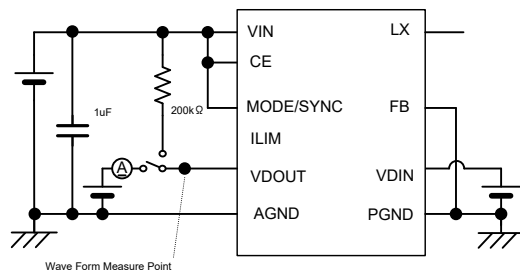
< Test Circuit No.5 >



< Test Circuit No.6 >



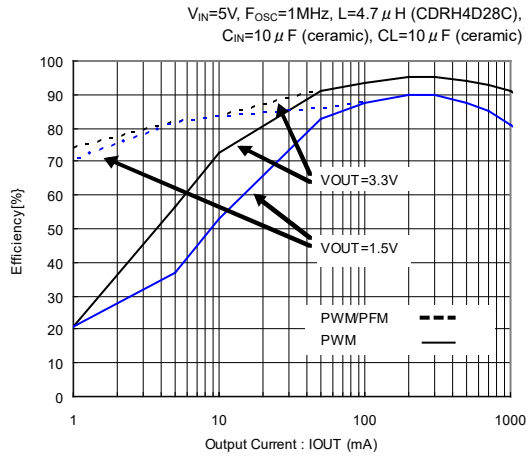
< Test Circuit No.7 >



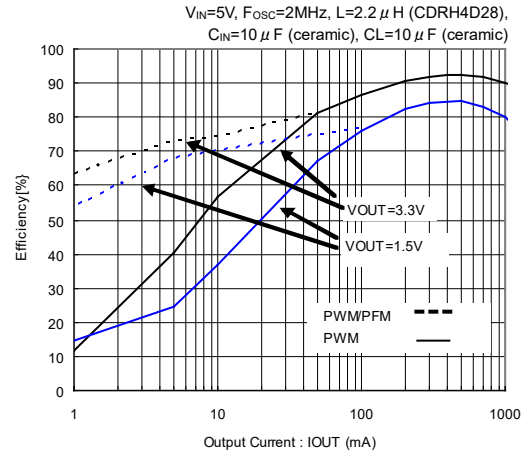
■ 特性例

1. 効率 - 出力電流

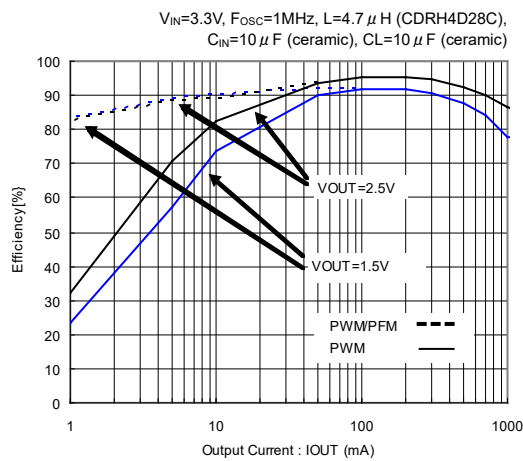
XC9223B081Ax



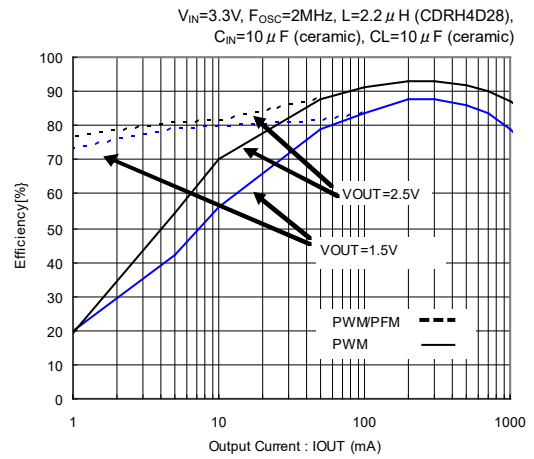
XC9223B082Ax



XC9223B081Ax

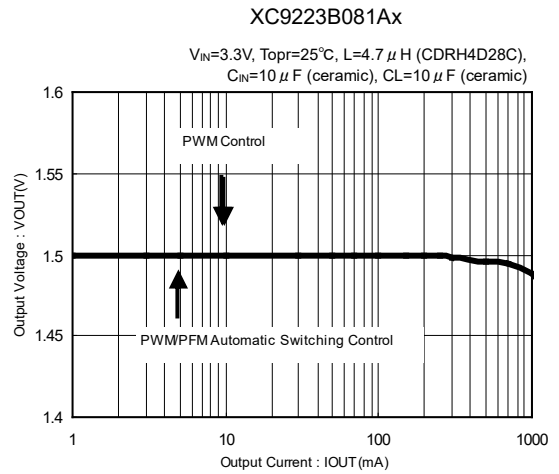
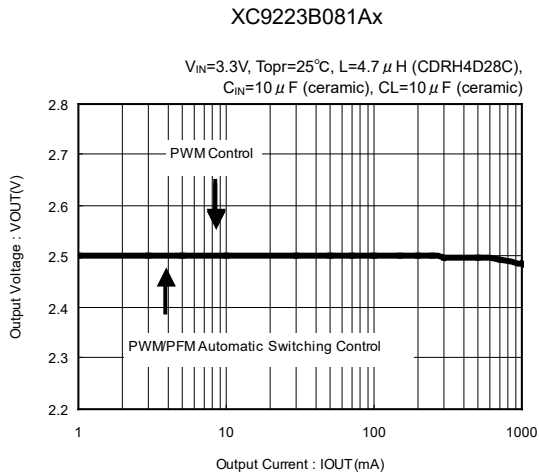
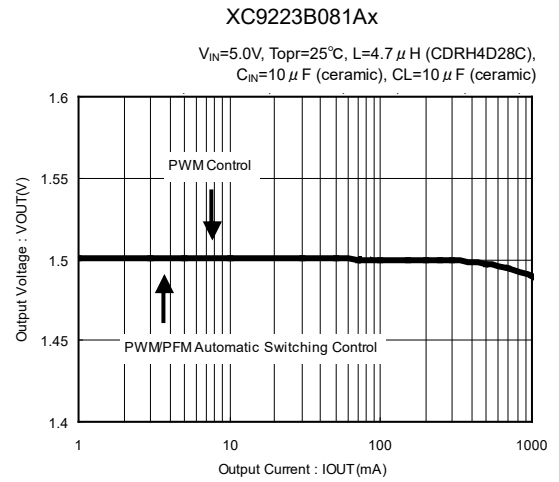
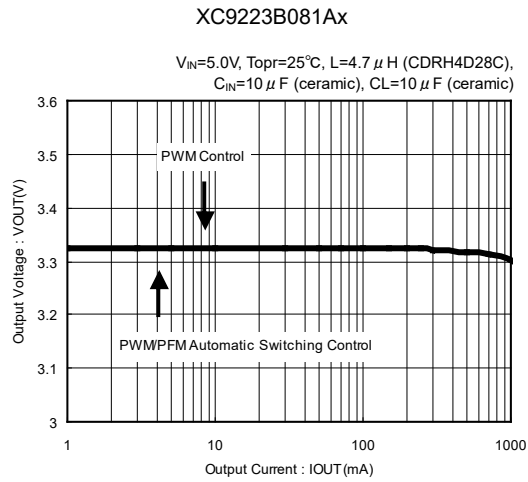


XC9223B082Ax

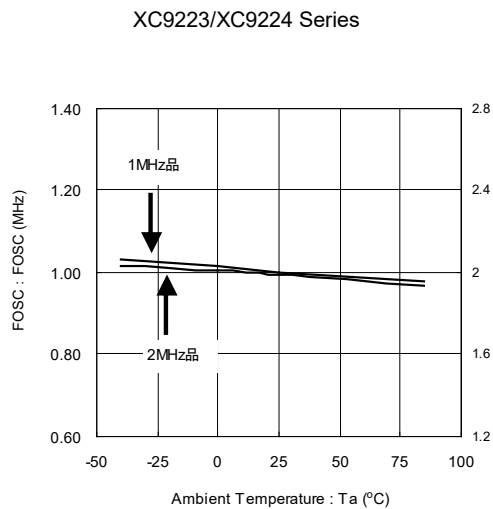


■ 特性例

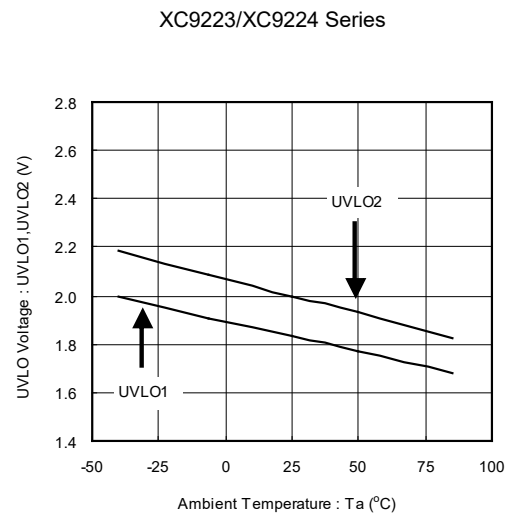
2. 出力電圧 - 出力電流



3. 発振周波数 - 周囲温度

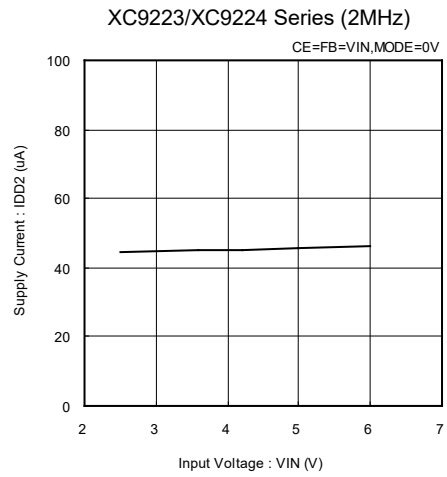
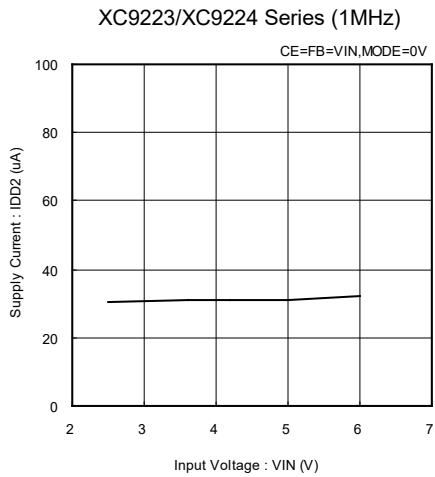


4. UVLO - 周囲温度

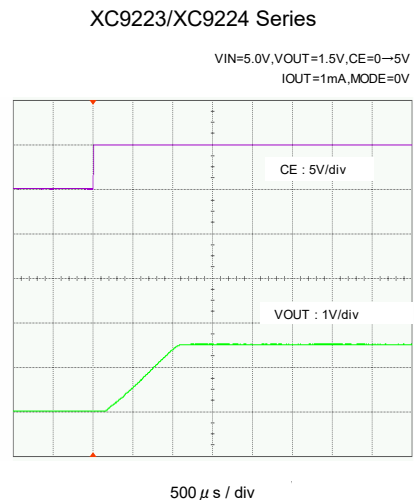
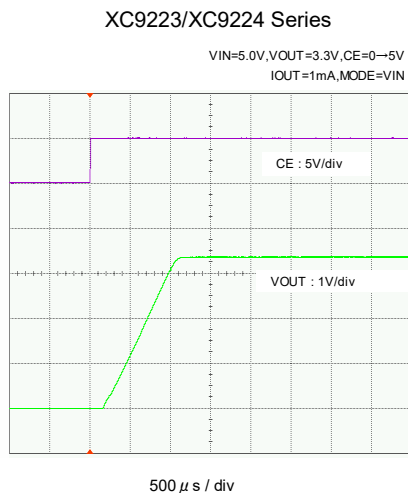


■ 特性例

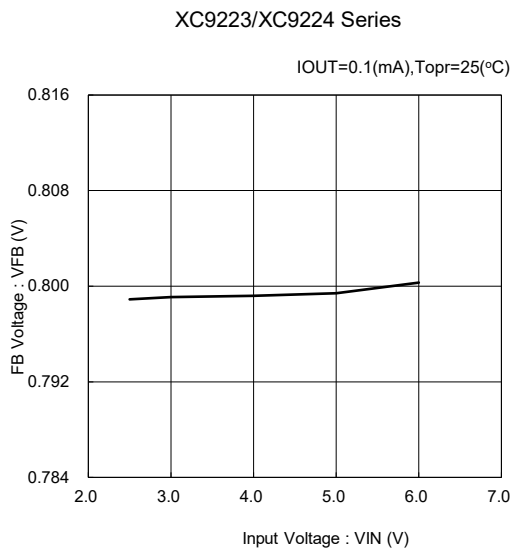
5. 消費電流 - 電源電圧



6. ソフトスタート時間



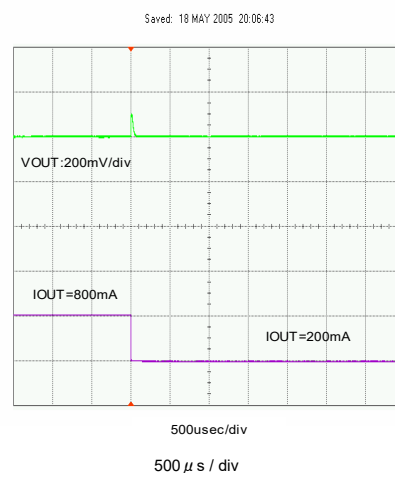
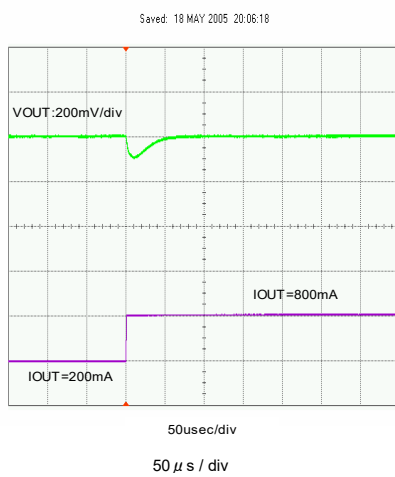
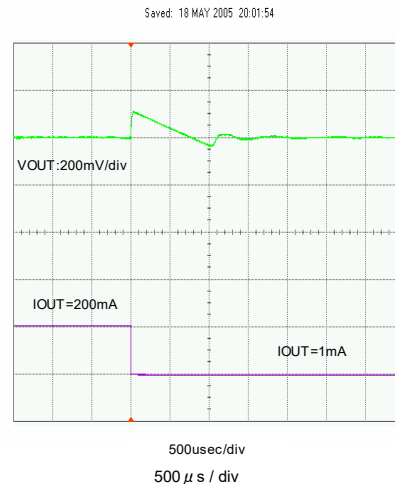
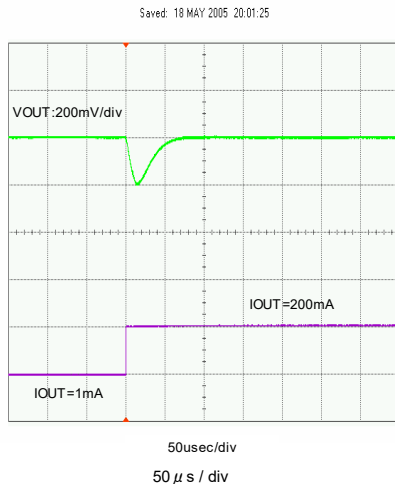
7. FB 電圧 - 電源電圧



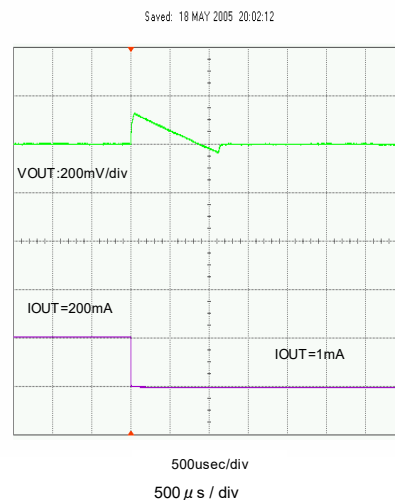
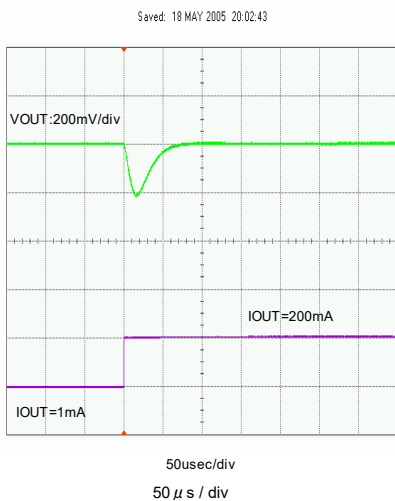
■ 特性例

8. 負荷過渡応答

(1)XC9223B081Ax $V_{IN}=5.0V$, $V_{OUT}=3.3V$, $MODE/SYNC=V_{IN}$ (PWM Control)
 $L=4.7\mu H$ (CDRH4D28C), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $Topr=25^\circ C$

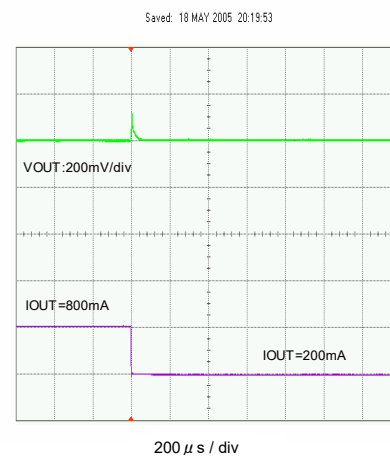
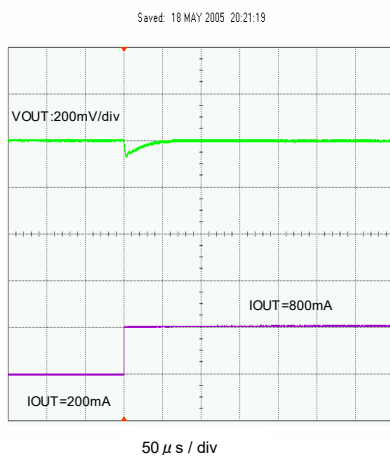
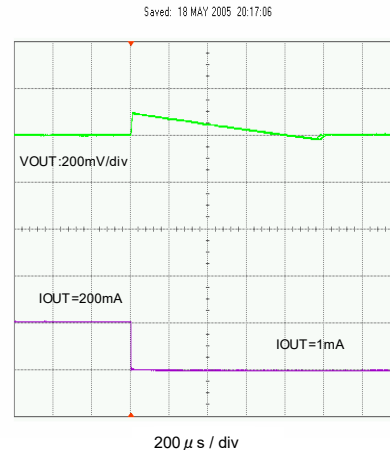
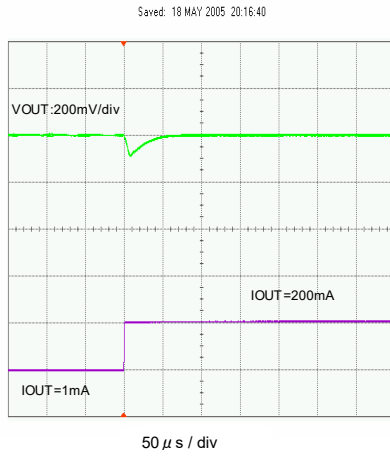


(2)XC9223B081Ax $V_{IN}=5.0V$, $V_{OUT}=3.3V$, $MODE/SYNC=0V$ (PWM/PFM Automatic Switching Control)
 $L=4.7\mu H$ (CDRH4D28C), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $Topr=25^\circ C$

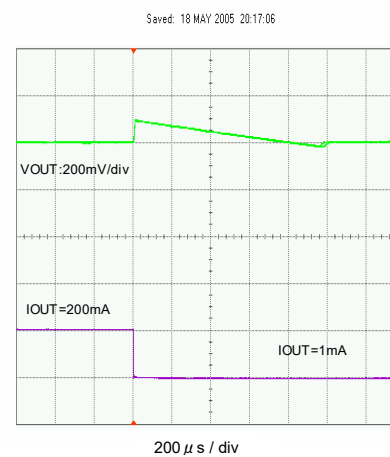
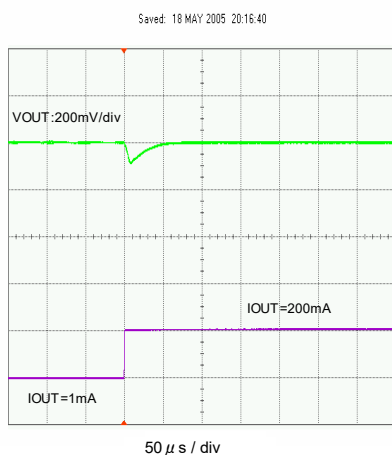


■ 特性例

(3)XC9223B081Ax $V_{IN}=5.0V$, $V_{OUT}=1.5V$, MODE/SYNC= V_{IN} (PWM Control)
 $L=4.7\mu H$ (CDRH4D28C), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$

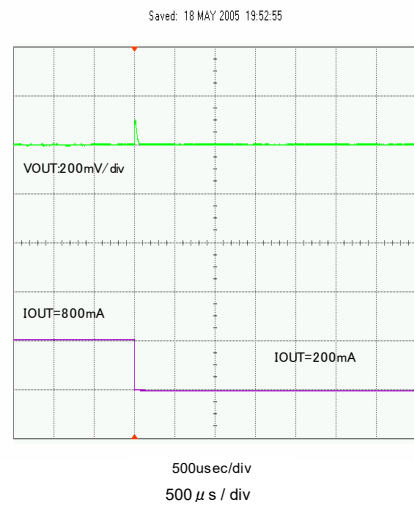
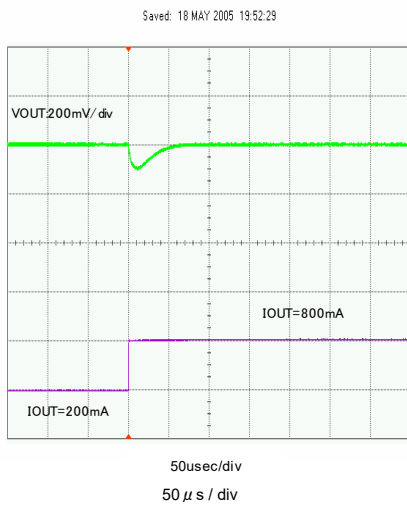
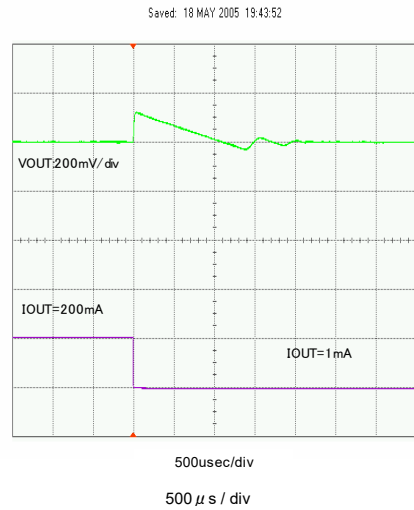
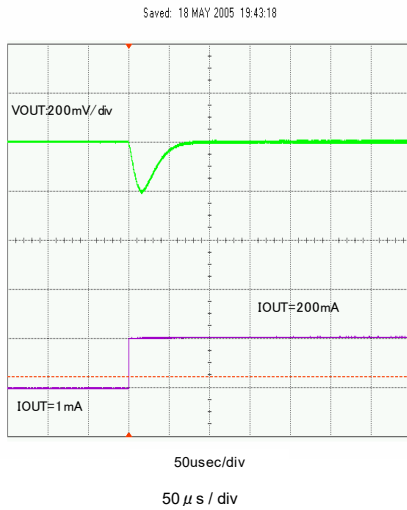


(4)XC9223B081Ax $V_{IN}=5.0V$, $V_{OUT}=1.5V$, MODE/SYNC=0V (PWM/PFM Automatic Switching Control)
 $L=4.7\mu H$ (CDRH4D28C), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$

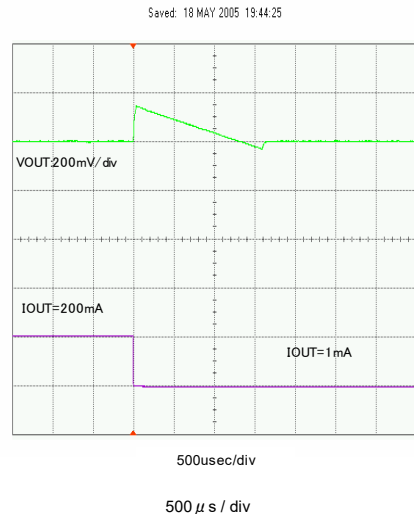
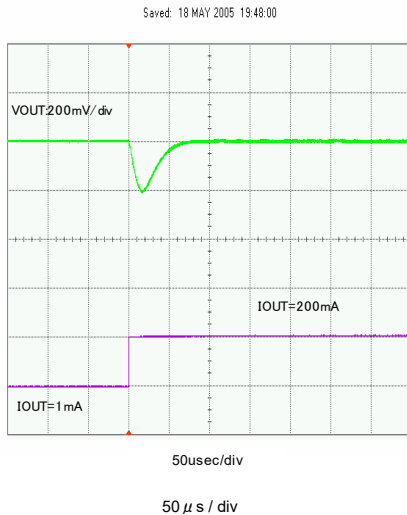


■ 特性例

(5)XC9223B082Ax $V_{IN}=5.0V$, $V_{OUT}=3.3V$, MODE/SYNC= V_{IN} (PWM Control)
 $L=2.2\mu H$ (CDRH4D28), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$

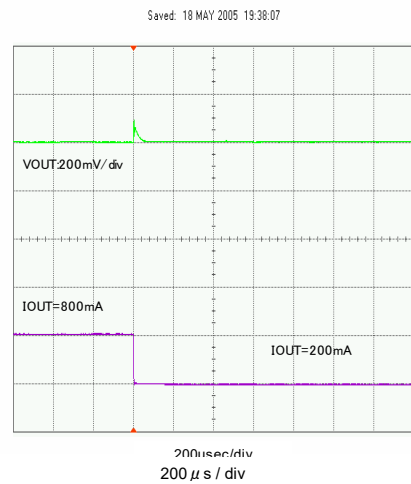
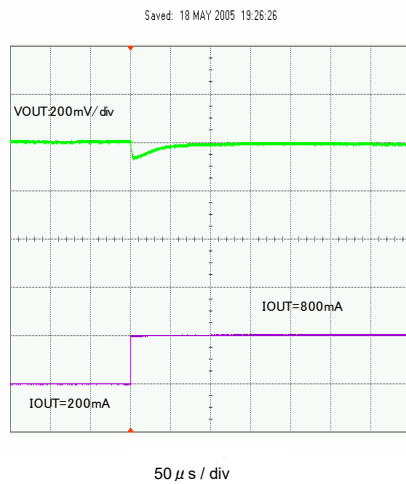
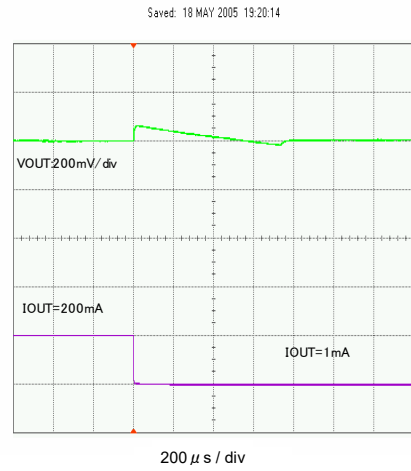
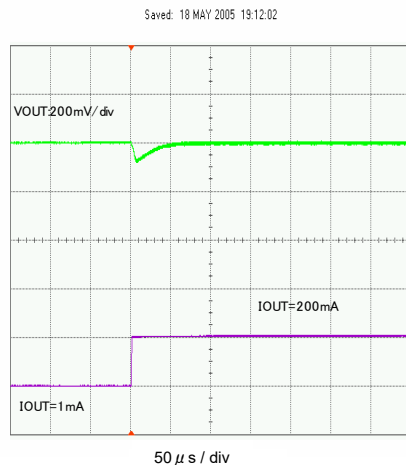


(6)XC9223B082Ax $V_{IN}=5.0V$, $V_{OUT}=3.3V$, MODE/SYNC=0V (PWM/PFM Automatic Switching Control)
 $L=2.2\mu H$ (CDRH4D28), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$

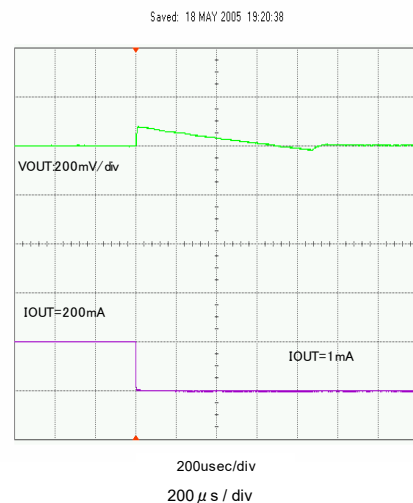
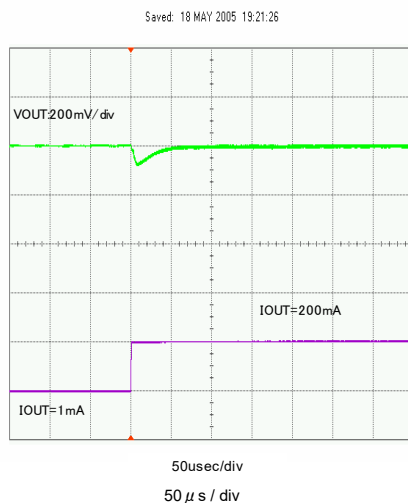


■ 特性例

(7)XC9223B082Ax $V_{IN}=5.0V$, $V_{OUT}=1.5V$, MODE/SYNC= V_{IN} (PWM Control)
 $L=2.2\mu H$ (CDRH4D28), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$



(8)XC9223B082Ax $V_{IN}=5.0V$, $V_{OUT}=1.5V$, MODE/SYNC=0V (PWM/PFM Automatic Switching Control)
 $L=2.2\mu H$ (CDRH4D28), $C_{IN}=10\mu F$ (ceramic), $C_L=10\mu F$ (ceramic), $T_{opr}=25^\circ C$



■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
MSOP-10	MSOP-10 PKG	MSOP-10 Power Dissipation
USP-10B	USP-10B PKG	USP-10B Power Dissipation

■マーキング

① 製品シリーズを表す。

シンボル	品名表記例
0	XC9223****A*
A	XC9224****A*

② 品名 7 文字目を表す。

シンボル	品名表記例
B	XC9223/24B****A*

③④ 基準電圧を表す。

シンボル		基準電圧 08 に固定	品名表記例
③	④		
0	8		XC9223/24*08*A*

⑤ 発振周波数を表す。

シンボル	発振周波数	品名表記例
1	1MHz	XC9223/24***1A*
2	2MHz	XC9223/24***2A*

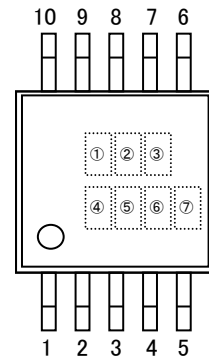
⑥⑦ 製造ロットを表す。

01、…、09、0A、…、0Z、10、…、19、1A、…を順番とする。
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)
注: 上位桁「0」の場合でも、「0」を捺印する。

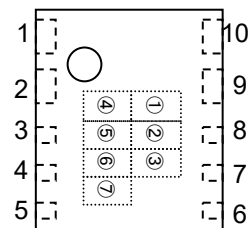
例:

シンボル		製造ロット
⑥	⑦	
0	3	03
1	A	1A

MSOP-10



USP-10B



1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社