

XD9704/XD9705 シリーズ

JTR05099-001a

36V 動作ドライバ FET 内蔵 600mA 同期整流降圧 DC/DC コンバータ

☆AEC-Q100 Grade1

■概要

XD9704/XD9705 シリーズは、36V 動作、High sideドライバ FET、Low sideドライバ FET を内蔵した同期整流降圧 DC/DC コンバータです。入力電圧範囲 3.0V~36.0V、スイッチング周波数は 2.2MHz、回路方式は同期整流を採用し、高効率で安定した電圧を供給可能です。

外付け抵抗により、出力電圧を 2.8V~20.0V(XD9704)、2.8V~15.0V(XD9705) に変更できるため、同一品番を複数の電源ラインに使用可能です。

EN/SS 端子に抵抗と容量を接続することにより、内部ソフトスタートよりも長いソフトスタート時間に外調可能です。

またパワーグッド機能により、出力電圧の状態を監視しています。このソフトスタート外調機能とパワーグッド機能により電源シーケンスを容易に構成可能です。

保護機能として、電流制限、サーマルシャットダウンを内蔵しており、安全に使用することが可能です。

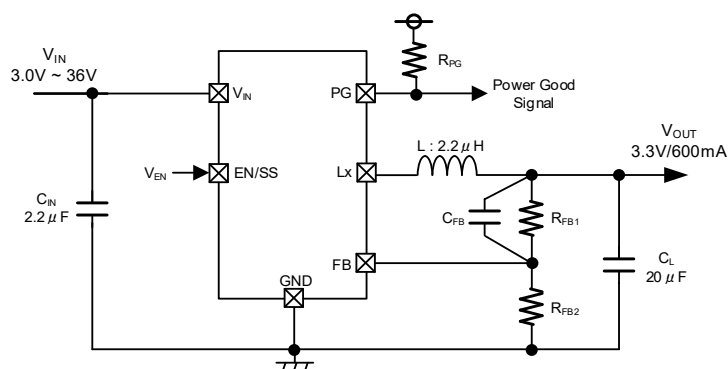
■用途

- カーボディ ECU
- カーインフォテインメント
- カーアクセサリ
 - ・ドライブレコーダー
 - ・車載カメラ
 - ・ETC
- 産業機器

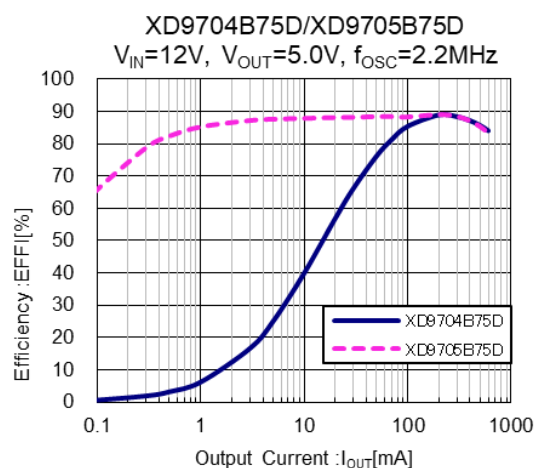
■特長

入力電圧	: 3.0V ~ 36.0V (定格 40.0V)
尖頭電圧	: 46.0V (印加時間 ≤ 400ms)
出力電圧	: 2.8V ~ 20.0V (XD9704) 2.8V ~ 15.0V (XD9705)
FB 電圧	: 0.75V ± 1.5%
最大出力電流	: 600mA
発振周波数	: 2.2MHz
消費電流	: 11μA (XD9705)
制御方式	: F-PWM 制御 (XD9704) PWM/PFM 自動切替 (XD9705)
効率	: 88%@12V→5V, 300mA
保護機能	: 電流制限 (自動復帰) サーマルシャットダウン
機能	: ソフトスタート (外調可), UVLO パワーグッド機能 (DFN1820-6J のみ)
出力コンデンサ	: セラミックコンデンサ対応
動作ジャンクション温度	: -40°C ~ 150°C
パッケージ	: SOT-89-5 (4.5 x 4.6 x 1.6mm) * PG 無し DFN1820-6J (1.8 x 2.0 x 0.6mm) * PG 有り
環境への配慮	: EU RoHS 指令対応, 鉛フリー

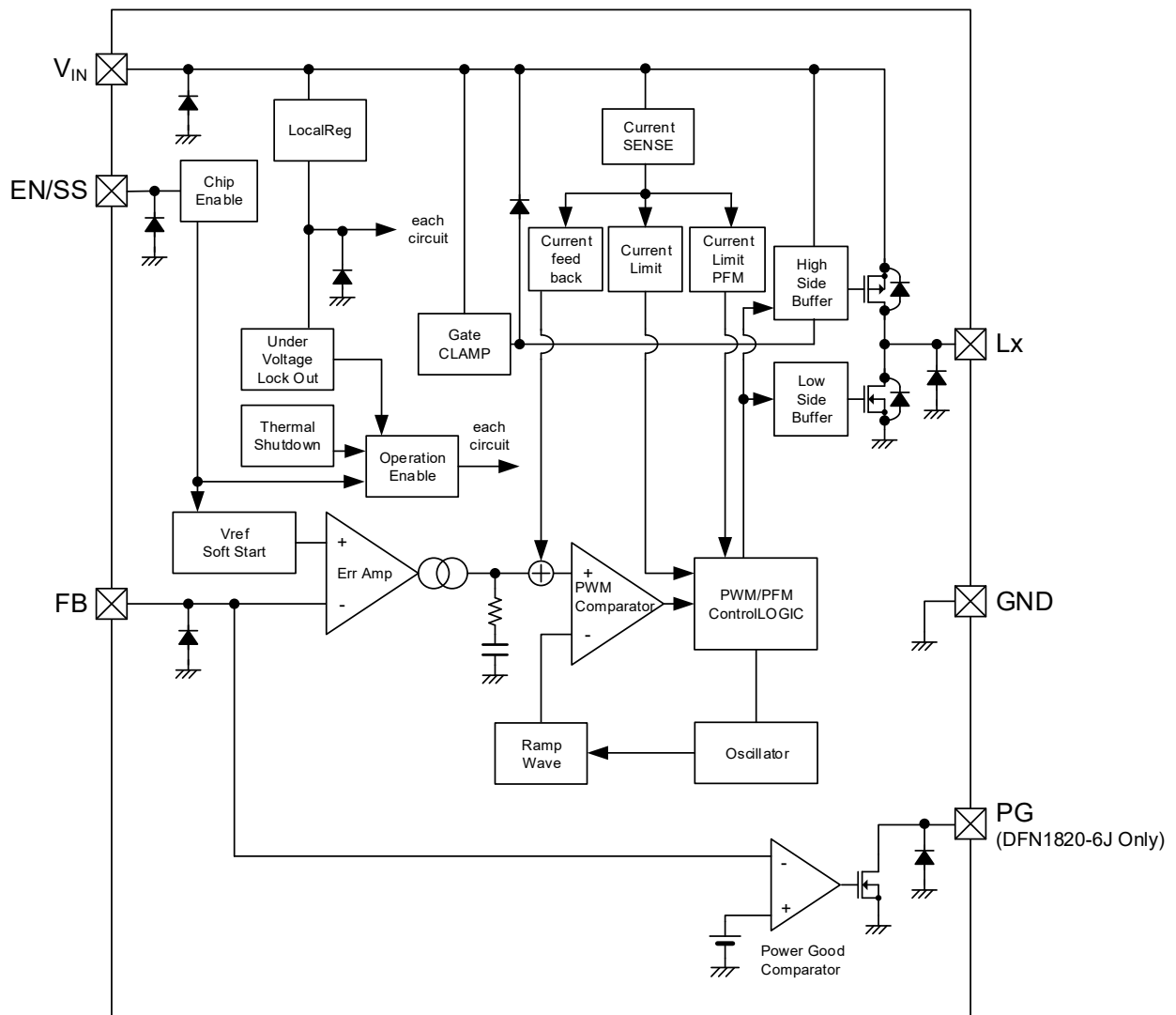
■代表標準回路



■代表特性例



■ブロック図



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

XD9704①②③④⑤⑥-⑦^(*) : F-PWM 制御

XD9705①②③④⑤⑥-⑦^(*) : PWM/PFM 自動切替制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	B	-
②③	FB Voltage	75	0.75V
④	Oscillation Frequency	D	2.2MHz
⑤⑥-⑦	Packages	PR-Q ^(*)	SOT-89-5 (1,000pcs/Reel) ^(*)
		8R-Q ^(*)	DFN1820-6J (3,000pcs/Reel) ^(*) * 開発中

^(*) "-Q"は、AEC-Q100 準拠製品です。

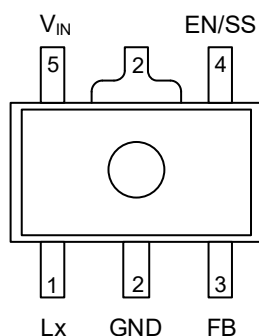
⁽²⁾ ハロゲン&アンチモンフリーかつ EU RoHS 指令対応製品です。

●セクションガイド (Selection Guide)

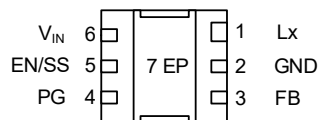
FUNCTION	SOT-89-5	DFN1820-6J
Enable	Yes	Yes
UVLO	Yes	Yes
Thermal Shutdown	Yes	Yes
Soft Start	Yes	Yes
Power-Good	-	Yes
Current Limiter (Automatic Recovery)	Yes	Yes

XD9704/XD9705 シリーズ

■端子配列



SOT-89-5
(TOP VIEW)



DFN1820-6J
(BOTTOM VIEW)

* 開発中

■端子説明

PIN NUMBER		PIN NAME	FUNCTION
SOT-89-5	DFN1820-6J		
1	1	Lx	Switching Output
2	2	GND	Ground
3	3	FB	Output Voltage Sense
-	4	PG	Power-good Output
4	5	EN/SS	Enable, Soft-start
5	6	V _{IN}	Power Input
-	7	EP	Exposed thermal pad. The Exposed pad is recommended to be connected to GND (Pin2)

■機能表

PIN NAME	SIGNAL	STATUS
EN/SS	H	Active
	L	Stand-by
	OPEN	Stand-by

PIN NAME	CONDITION		SIGNAL
PG	EN/SS = H	$V_{FB} > V_{PGDET}$	H (High impedance)
		$V_{FB} \leq V_{PGDET}$	L (Low impedance)
		Thermal Shutdown	L (Low impedance)
		UVLO ($V_{IN} < V_{UVLOD}$)	Undefined State
	EN/SS = L	Stand-by	L (Low impedance)

■絶対最大定格

PARAMETER		SYMBOL	RATINGS	UNIT
V _{IN} Pin Voltage		V _{IN}	-0.3 ~ 40.0	V
EN/SS Pin Voltage		V _{EN/SS}	-0.3 ~ 40.0	V
FB Pin Voltage		V _{FB}	-0.3 ~ 6.2	V
Lx Pin Voltage		V _{Lx}	-0.3 ~ V _{IN} + 0.3 or 40.0 ^{(*)1}	V
PG Pin Voltage ^{(*)4}		V _{PG}	-0.3 ~ 6.2	V
PG Pin Current ^{(*)4}		I _{PG}	8	mA
Power Dissipation (Ta=25°C)	SOT-89-5	P _d	2150 (JESD51-7 基板) ^{(*)2}	mW
	DFN1820-6J		2160 (JESD51-7 基板) ^{(*)2}	mW
V _{IN} Pin Surge Voltage		V _{IN_SURGE}	46.0 ^{(*)3}	V
EN/SS Pin Surge Voltage		V _{EN/SS_SURGE}	46.0 ^{(*)3}	V
Junction Temperature		T _j	-40 ~ 150	°C
Storage Temperature		T _{stg}	-55 ~ 150	°C

各電圧定格は GND 基準とする。

^{(*)1} 最大値は V_{IN}+0.3V と 40.0V のいずれか低い電圧になります。

^{(*)2} 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照ください。

^{(*)3} 印加時間 ≤ 400ms

^{(*)4} DFN1820-6J のみ。

■推奨動作範囲

PARAMETER		SYMBOL	MIN.	TYP.	MAX.	UNIT
Setting Output Voltage Range	XD9704	V_{OUTSET}	2.8	-	20.0	V
	XD9705				15.0	
Input Voltage		V_{IN}	3.0	-	36.0	V
Output Current		I_{OUT}	0.0	-	600	mA
EN/SS Pin Voltage		$V_{EN/SS}$	0.0	-	36.0	V
PG Pull-up Voltage		V_{PG}	0.0	-	5.5	V
PG Pull-up Resistor		R_{PG}	5	100	-	k Ω
Operating Ambient Temperature		T_{opr}	-40	-	125	$^{\circ}\text{C}$
Input Capacitor (Effective Value) ^{(*)1}		C_{IN}	0.5	-	1000 ^{(*)2}	μF
Output Capacitor (Effective Value) ^{(*)1}	$V_{OUTSET} \leq 3.3\text{V}$	C_L	13.2	-	1000 ^{(*)3}	μF
	$3.3\text{V} < V_{OUTSET} \leq 6\text{V}$		10.4			
	$6\text{V} < V_{OUTSET}$		12.0			
Inductor	$V_{OUTSET} \leq 3.3\text{V}$	L	2.2 x 0.7	2.2	2.2 x 1.3	μH
	$3.3\text{V} < V_{OUTSET} \leq 6\text{V}$		3.3 x 0.7	3.3	3.3 x 1.3	
	$6\text{V} < V_{OUTSET}$		4.7 x 0.7	4.7	4.7 x 1.3	

各電圧動作条件は GND 基準とする。

^{(*)1} セラミックコンデンサは印加される DC バイアスおよび周囲温度等により、実効容量が公称値より大幅に低下する製品があります。本 IC の入出力コンデンサは、推奨部品と同等以上の実効容量値になるよう、DC バイアス使用条件(周囲温度、入出力電圧)に応じた適切なセラミックコンデンサを使用してください。

^{(*)2} 電解コンデンサやタンタルコンデンサ等の大容量コンデンサを入力コンデンサ(C_{IN})として使用する場合でも、低 ESR のセラミックコンデンサを並列に配置してください。セラミックコンデンサを配置しない場合、高周波の電圧変動が大きくなり IC が誤動作する可能性があります。

^{(*)3} 出力コンデンサ(C_L)に大容量のコンデンサを使用した場合、出力の安定性が低下してリップル電圧が増加する場合があります。電解コンデンサやタンタルコンデンサ等の大容量コンデンサを出力コンデンサ(C_L)として使用する場合でも、低 ESR のセラミックコンデンサを並列に配置してください。また推奨容量の範囲内でも、使用するコンデンサの種類・ESR 等によっては出力の安定性が低下する場合がありますため、実機にて十分検証の上で使用してください。

■電気的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS		MIN.	TYP.	MAX.	UNIT	CIRCUIT
Operating Input Voltage Range	V _{IN}	-		3.0	-	36.0	V	-
Setting Output Voltage Range	V _{OUTSET}	-	XD9704	2.8	-	20.0	V	-
			XD9705	2.8	-	15.0		
FB Voltage	V _{FB}	V _{FB} =0.739V→0.761V, V _{FB} Voltage when Lx pin voltage changes from "H" to "L"		0.739	0.750	0.761	V	②
		-40≤Ta≤125℃		0.728	-	0.773		
Over Voltage Protection	V _{OV} P	-		-	0.81	-	V	-
UVLO Detect Voltage	V _{UV} LOD	V _{EN} /SS=12V, V _{IN} :2.80V→2.60V, V _{FB} =0V V _{IN} Voltage when Lx pin changes from "H" to "L"		2.60	2.70	2.80	V	②
		-40≤Ta≤125℃		2.50	-	2.87		
UVLO Release Voltage	V _{UV} LOR	V _{EN} /SS=12V, V _{IN} :2.70V→2.90V, V _{FB} =0V V _{IN} Voltage when Lx pin changes from "L" to "H"		2.70	2.80	2.90	V	②
		-40≤Ta≤125℃		2.60	-	2.97		
Quiescent Current	I _q	V _{FB} =0.765V	XD9704	-	320	640	μA	④
			-40≤Ta≤125℃	-	-	700		
			XD9705	-	11	19		
			-40≤Ta≤125℃	-	-	28		
Stand-by Current	I _{ST} B	V _{IN} =12V, V _{EN} /SS=0V		-	0.6	1.2	μA	④
		-40≤Ta≤125℃		-	-	1.5		
Oscillation Frequency	f _{OSC}	Connected to external components		2.013	2.200	2.387	MHz	①
		-40≤Ta≤125℃		1.900	-	2.650		
Minimum Duty Cycle	D _{MIN}	V _{FB} =0.825V	-40≤Ta≤125℃	-	-	0	%	②
Maximum Duty Cycle	D _{MAX}	V _{FB} =0.675V	-40≤Ta≤125℃	100	-	-	%	②
Lx SW "H" On Resistance	R _{Lx} H	V _{FB} =0.6V, I _{Lx} =200mA		-	1.20	1.38	Ω	⑤
Lx SW "L" On Resistance	R _{Lx} L	I _{Lx} =200mA		-	0.60	0.70	Ω	-
High side Current Limit	I _{LIM} H	V _{OUT} =V _{OUTSET} ×0.98		1.1	1.4	-	A	-
Internal Soft-Start Time	t _{SS1}	V _{FB} =0.71V		1.0	2.2	4.5	ms	②
External Soft-Start Time	t _{SS2}	V _{FB} =0.71V, R _{SS} =430kΩ, C _{SS} =0.47 μF		14	21	32	ms	③

測定条件 : 特に指定無き場合、V_{IN}=12V, V_{EN/SS}=12V

XD9704/XD9705 シリーズ

■電気的特性

Ta=25°C

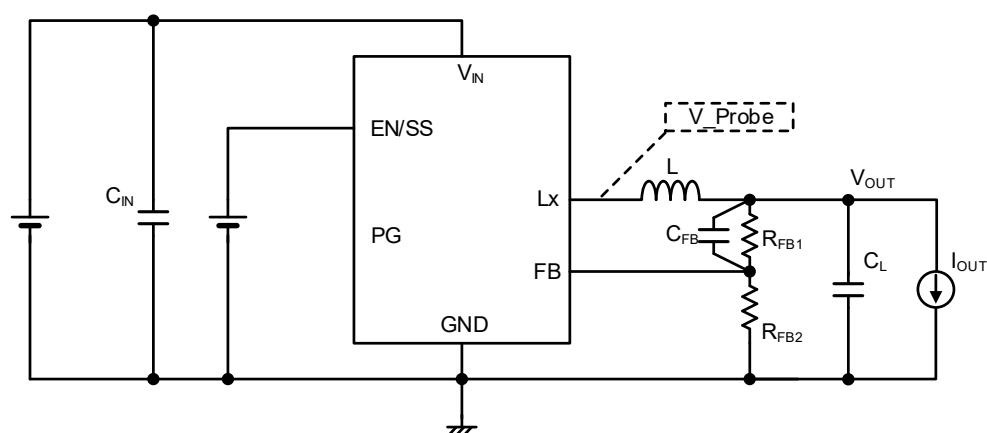
PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNIT	CIRCUIT
PG Detect Voltage ^(*)	V _{PGDET}	V _{FB} =0.72V→0.63V, R _{PG} :100kΩ pull-up to 5V V _{FB} Voltage when PG pin voltage changes from "H" to "L"	0.638	0.675	0.712	V	⑤
		-40≤Ta≤125°C	0.63	-	0.72		
PG Output Voltage ^(*)	V _{PG}	V _{FB} =0.6V, I _{PG} =1mA	-	-	0.3	V	②
PFM Switch Current (XD9705)	I _{PFM}	Connected to external components, I _{OUT} =0mA	-	450	-	mA	①
FB Voltage Temperature Characteristics	ΔV _{FB} / (ΔT _{opr} ・V _{FBE})	-40°C≤T _{opr} ≤125°C	-	±100	-	ppm/°C	②
FB "H" Current	I _{FBH}	V _{IN} =V _{EN/SS} =36V, V _{FB} =3.0V	-	0.0	0.1	μA	④
FB "L" Current	I _{FBL}	V _{IN} =V _{EN/SS} =36V, V _{FB} =0V	-	0.0	0.1	μA	④
EN/SS "H" Voltage	V _{ENSSH}	V _{EN/SS} =0.3V→2.5V, V _{FB} =0.71V V _{EN/SS} Voltage when Lx pin voltage changes from "L" to "H"	2.5	-	36.0	V	④
		-40≤Ta≤125°C					
EN/SS "L" Voltage	V _{ENSSL}	V _{EN/SS} =2.5V→0.3V, V _{FB} =0.71V V _{EN/SS} Voltage when Lx pin voltage changes from "H" to "L"	GND	-	0.3	V	④
		-40≤Ta≤125°C					
EN/SS "H" Current	I _{ENSSH}	V _{IN} =V _{EN/SS} =36V, V _{FB} =0.825V	-	0.1	0.3	μA	④
EN/SS "L" Current	I _{ENSSL}	V _{IN} =36V, V _{EN/SS} =0V, V _{FB} =0.825V	-	0.0	0.1	μA	④
Thermal Shutdown Temperature	T _{TSD}	Junction Temperature	-	160	-	°C	-
Hysteresis Width	T _{HYS}	Junction Temperature	-	25	-	°C	-

測定条件 : 特に指定無き場合、V_{IN}=12V, V_{EN/SS}=12V

(*) DFN1820-6J のみ。

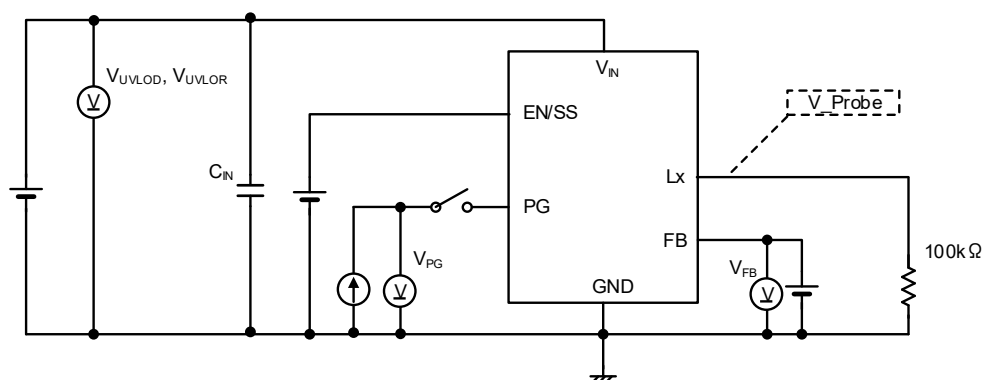
■測定回路図

測定回路図①

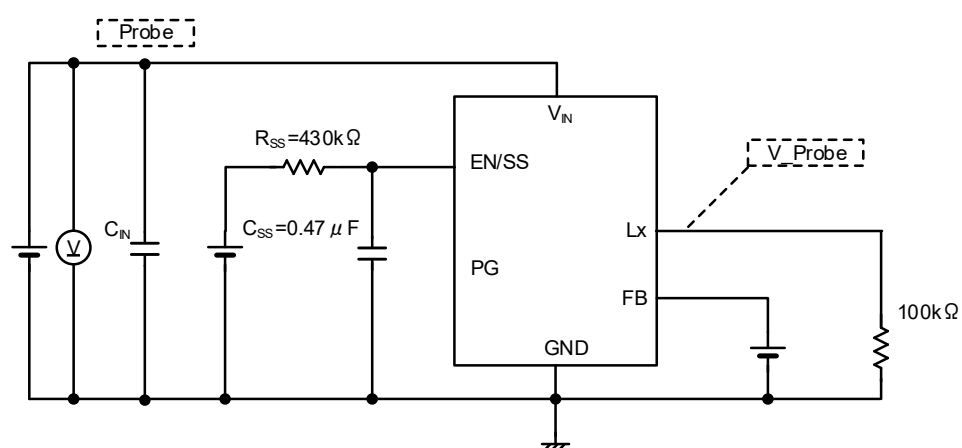


$f_{osc}=2.2\text{MHz}$: $L=3.3\ \mu\text{H}$, $R_{FB1}=680\text{k}\Omega$, $R_{FB2}=120\text{k}\Omega$, $C_{FB}=12\text{pF}$, $C_L=10\ \mu\text{F}\times 2\text{parallel}$, $C_{IN}=2.2\ \mu\text{F}$

測定回路図②

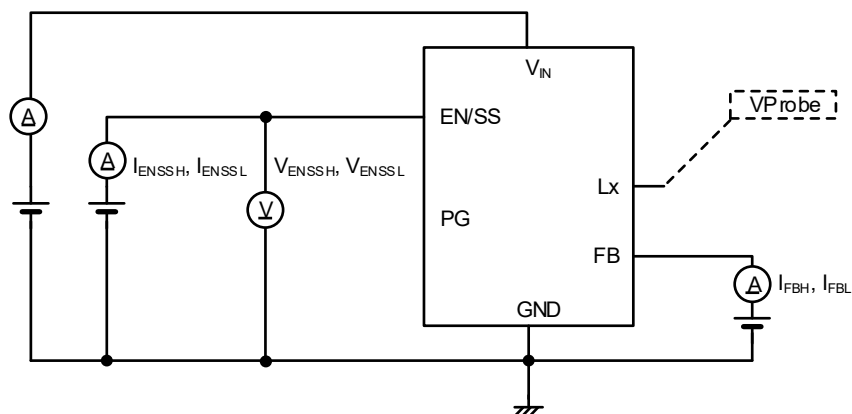


測定回路図③

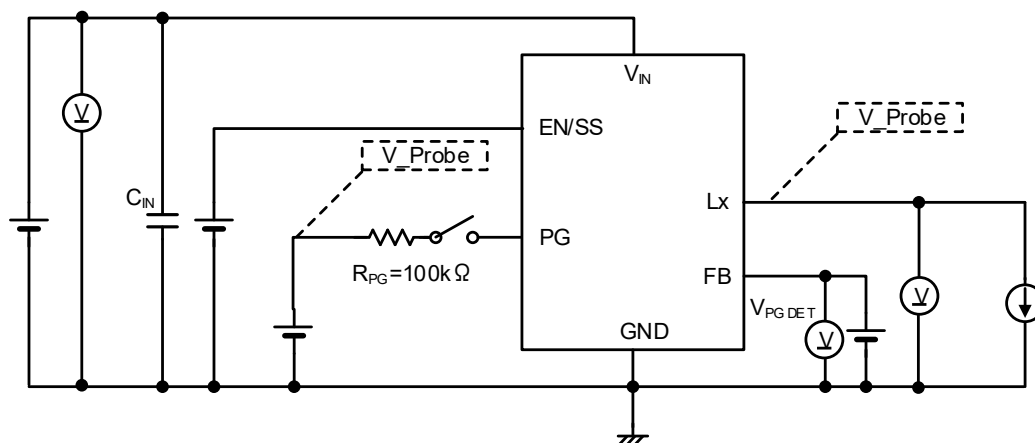


■測定回路図

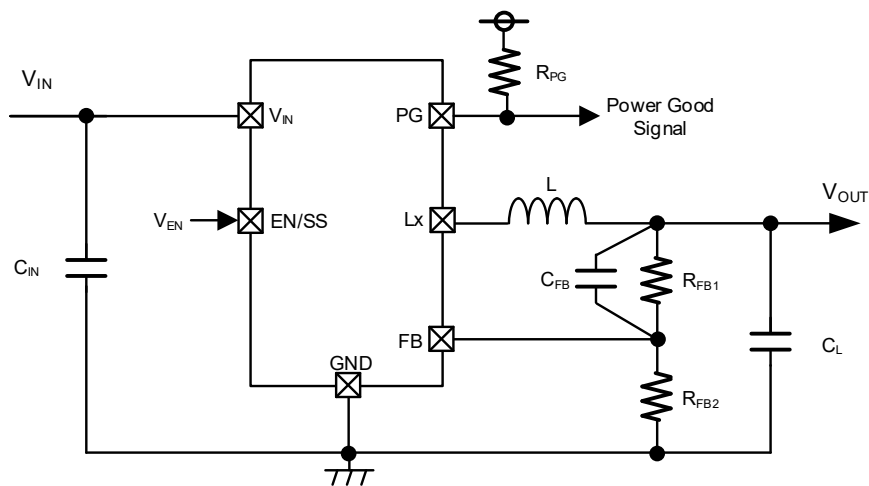
測定回路図④



測定回路図⑤



■標準回路例 / 部品選定方法



	V _{OUTSET}	MANUFACTURER	PRODUCT NUMBER	VALUE
L	$V_{OUTSET} \leq 3.3V$	TDK	CLF5030NIT-2R2N-D	$2.2 \mu H$
		Coilcraft	XGL3530-222ME	
			XGL4030-222ME	
		Taiyo Yuden	LCXND4040TKL2R2MDG	
	$3.3V < V_{OUTSET} \leq 6V$	Tokyo Coil	SHP0420P-F2R2NAP	$3.3 \mu H$
		TDK	CLF5030NIT-3R3N-D	
		Coilcraft	XGL3530-332ME	
			XGL4030-332ME	
	$6V < V_{OUTSET}$	Taiyo Yuden	LCXND4040TKL3R3MDG	$4.7 \mu H$
		Tokyo Coil	SHP0420P-F3R3NAP	
		Coilcraft	XGL3530-472ME	
			XGL4030-472ME	
	$6V < V_{OUTSET}$	Taiyo Yuden	LCXND5050WDL4R7MMG	$4.7 \mu H$
		Tokyo Coil	SHP0530P-F4R7AP	

■標準回路例 / 部品選定方法

	V_{OUTSET}	MANUFACTURER	PRODUCT NUMBER	VALUE
C_{IN}	-	TDK	CGA4J3X7R1H225K125AB	$2.2 \mu F/50V$
C_L	$V_{OUTSET} \leq 6V$	TDK	CGA4J3X7S1A106K125AB	$10 \mu F/10V$ 2parallel
	$6V < V_{OUTSET} \leq 12V$	TDK	CGA4J1X7S1E106K125AC	$10 \mu F/25V$ 2parallel
	$12V < V_{OUTSET}$	TDK	CGA5L1X7R1V106K160AC	$10 \mu F/35V$ 2parallel
		TDK	CGA5L1X7R1H106K160AC	$10 \mu F/50V$ 2parallel

(¹) セラミックコンデンサは印加される DC バイアスおよび周囲温度等により、実効容量が公称値より大幅に低下する製品があります。本 IC の入出力コンデンサは、推奨部品と同等以上の実効容量値になるよう、DC バイアス使用条件(周囲温度、入出力電圧)に応じた適切なセラミックコンデンサを使用してください。

(²) 電解コンデンサやタンタルコンデンサ等の大容量コンデンサを入力コンデンサ(C_{IN})として使用する場合でも、低 ESR のセラミックコンデンサを並列に配置してください。セラミックコンデンサを配置しない場合、高周波の電圧変動が大きくなり IC が誤動作する可能性があります。

(³) 出力コンデンサ(C_L)に大容量のコンデンサを使用した場合、出力の安定性が低下してリップル電圧が増加する場合があります。電解コンデンサやタンタルコンデンサ等の大容量コンデンサを出力コンデンサ(C_L)として使用する場合でも、低 ESR のセラミックコンデンサを並列に配置してください。また推奨容量の範囲内でも、使用するコンデンサの種類・ESR 等によっては出力の安定性が低下する場合がありますため、実機にて十分検証の上で使用してください。

■標準回路例 / 部品選定方法

<出力電圧の設定>

IC 外部に分割抵抗を付けることで出力電圧が設定できます。
出力電圧 V_{OUTSET} は、 R_{FB1} と R_{FB2} の値によって以下の式で決まります。

$$V_{OUTSET} = V_{FBE} \times (R_{FB1} + R_{FB2}) / R_{FB2}$$

但し、 $R_{FB2} \leq 200k\Omega$ かつ $R_{FB1} + R_{FB2} \leq 1M\Omega$

外来ノイズ等により IC が正常に動作しない場合は、上記の条件式よりも小さい R_{FB1} , R_{FB2} の組み合わせを使用することで耐ノイズ性能を改善可能です。

< C_{FB} の設定>

位相補償用スピードアップコンデンサ C_{FB} の値は、以下の式にて $\pm 20\%$ を目安に調整していただくことで最適となります。

$$C_{FB} = \frac{1}{2\pi \times f_{zfb} \times R_{FB1}}$$
$$f_{zfb} = \frac{1}{2\pi \sqrt{C_L \times L}}$$

【計算例】

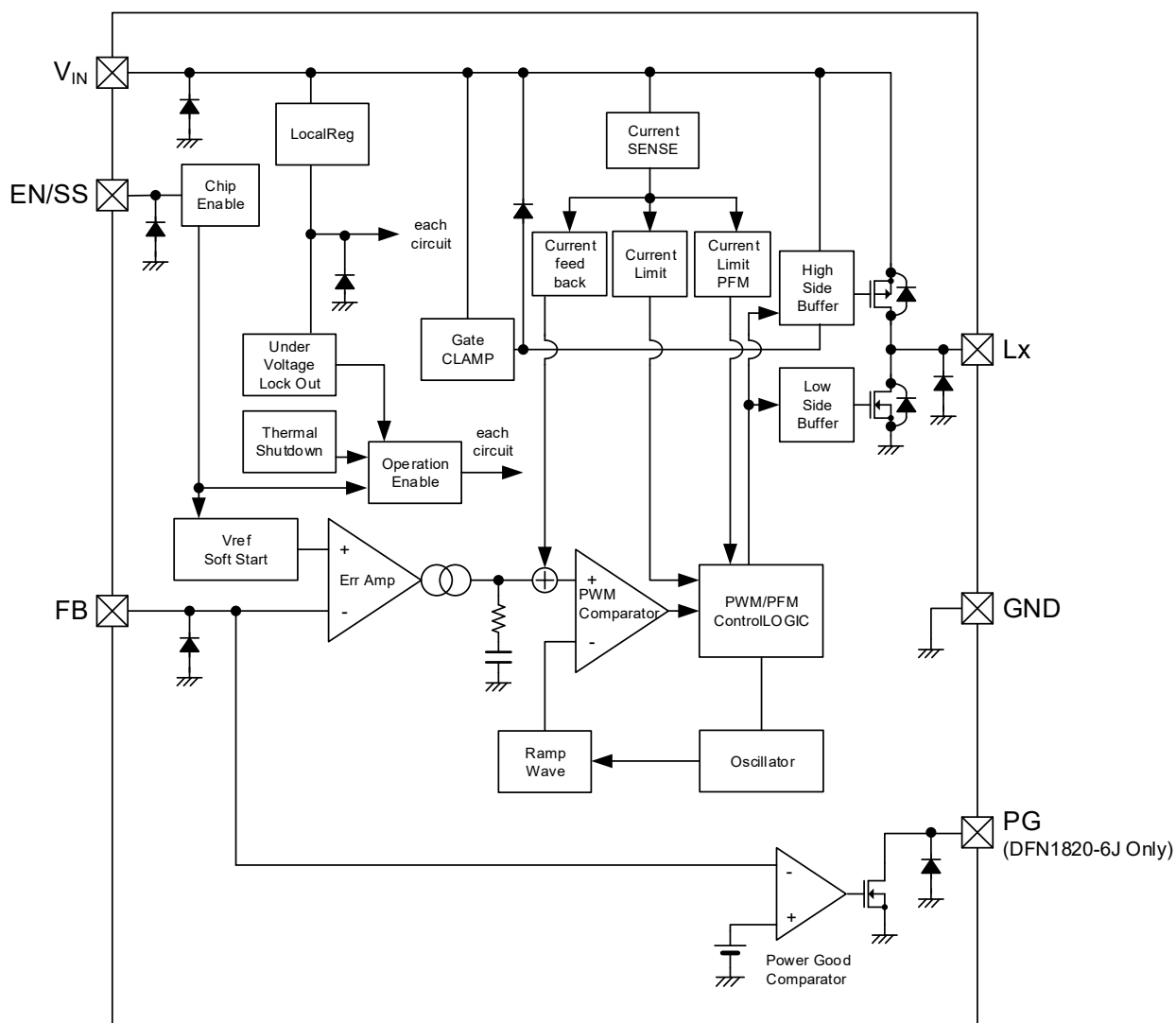
出力電圧 5.0V 設定の場合 ($f_{osc}=2.2MHz$, $C_L=10\mu F \times 2$, $L=3.3\mu H$)
 $V_{OUTSET} = 0.75V \times (680k\Omega + 120k\Omega) / 120k\Omega = 5.0V$ となります。上記式より $f_{zfb}=19.6kHz$ 狙いとなり、
 $C_{FB} = 1 / (2 \times \pi \times 19.6kHz \times 680k\Omega) = 11.95pF$ となり、E24 系列では 12pF となります。

【代表例】

V_{OUTSET}	R_{FB1}	R_{FB2}	L	C_L	C_{FB}	f_{zfb}
3.3V	510k Ω	150k Ω	2.2 μH	10 $\mu F \times 2$	13pF	24.0kHz
5.0V	680k Ω	120k Ω	3.3 μH	10 $\mu F \times 2$	12pF	19.6kHz
12.0V	360k Ω	24k Ω	4.7 μH	10 $\mu F \times 2$	27pF	16.4kHz

■動作説明

XD9704/XD9705 シリーズは、ソフトスタート付き基準電圧源、エラーアンプ、PWM コンパレータ、ランプ波回路、オシレータ回路、位相補償(Current feedback)回路、電流制限回路、カレントリミット PFM 回路、High side ドライバ FET、Low side ドライバ FET、バッファードライブ回路、内部電源(Local Reg)回路、UVLO 回路、ゲートクランプ回路、サーマルシャットダウン回路等で構成されています。



■動作説明

<通常動作>

基準電圧 V_{ref} を抵抗分割した電圧と FB 端子電圧をエラーアンプで比較し、エラーアンプの出力に位相補償を加えた制御信号を、PWM 制御時のスイッチング ON タイムを決定するために PWM コンパレータに入力します。

PWM コンパレータは、上記制御信号とランプ波を比較した出力信号をバッファ回路に送り、制御されたデューティ幅を有したスイッチングパルスを Lx 端子より出力します。これらの制御を連続的に行うことで出力電圧を安定させています。

また、電流センス回路により、スイッチング毎のドライバ FET の電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています(カレントフィードバック回路)。これにより、セラミックコンデンサなどの低 ESR コンデンサを使用しても安定した帰還制御が得られます。

XD9704 シリーズ : F-PWM 制御

XD9704 シリーズは強制 PWM モードで動作します。

出力電流にかかわらず一定の周波数 f_{osc} で動作するため、スイッチングノイズのフィルタリング処理が容易となります。

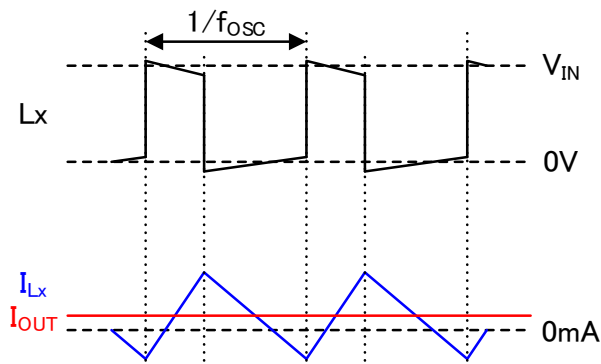
また FB 端子電圧が V_{FB} より高い状態を保持するとスイッチング動作を停止(High side ドライバ FET をオフ, Low side ドライバ FET をオン)し、FB 端子電圧が低下するまでスイッチング動作を停止します。

XD9705 シリーズ : PWM/PFM 自動切替制御

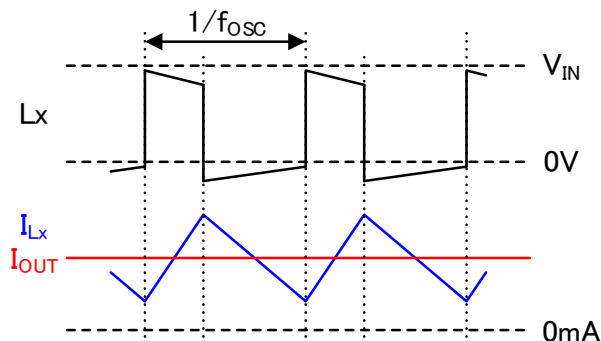
XD9705 シリーズは PWM/PFM 自動切替モードで動作します。

PWM/PFM 自動切替制御は、コイル電流が PFM 電流 I_{PFM} (TYP. 450mA)に達するまで High side ドライバ FET をオンすることで、軽負荷時のスイッチング周波数を低下させます。

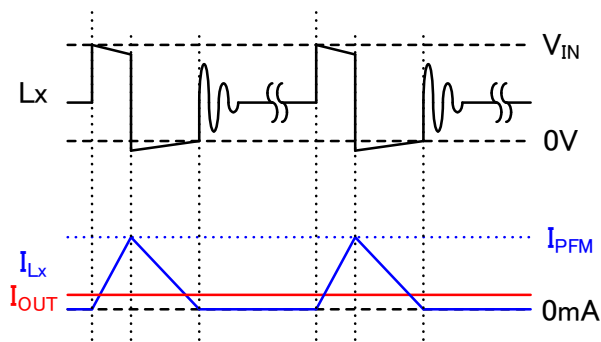
この動作により軽負荷での損失を低減し軽負荷から重負荷まで高効率を達成することが可能です。出力電流が大きくなると、出力電流に比例しスイッチング周波数を増加させ、スイッチング周波数が f_{osc} まで増加すると PFM 制御から PWM 制御に切替りスイッチング周波数が固定になります。



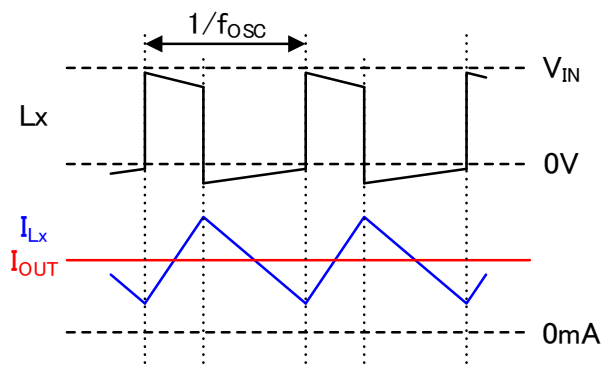
XD9704 シリーズ(F-PWM 制御) : 軽負荷動作例



XD9704 シリーズ(F-PWM 制御) : 重負荷動作例



XD9705 シリーズ(PWM/PPM 制御) : 軽負荷動作例



XD9705 シリーズ(PWM/PPM 制御) : 重負荷動作例

■動作説明

<EN 機能 / 起動モード・ソフトスタート機能>

EN/SS 端子の印加電圧により、IC の状態を切り替えることができます。

SIGNAL	STATUS
H	Active
L	Stand-by
OPEN	Stand-by

EN/SS="L" : スタンバイ状態

EN/SS 端子電圧が"L"のとき IC はスタンバイ状態となります。スタンバイ状態では消費電流を I_{STB} (TYP. 0.6μA) に抑えます。スタンバイ状態では Lx 端子に信号が出力されず、出力電圧は立ち上がりません。また各種保護機能は動作停止します。

EN/SS="H" : アクティブ状態

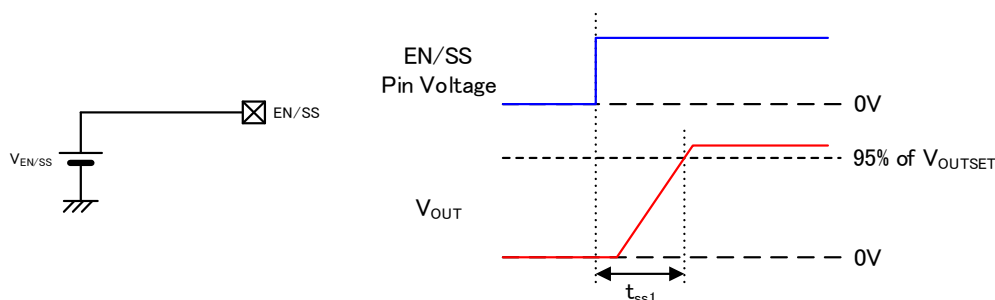
EN/SS 端子電圧が"H"のとき IC はアクティブ状態となります。IC がアクティブ状態になると起動モードに入り、出力電圧を設定出力電圧まで上昇させていきます。

起動モードでは、起動時の突入電流を抑制するために、出力電圧を緩やかに立ち上げるソフトスタート機能が搭載されています。EN/SS 端子にコンデンサと抵抗を外付けすることでソフトスタート時間の調整が可能です。

また起動モード中は、基準電圧が線形的に増加する以外は、通常動作と同様の動作を行います。

(a) 内部ソフトスタート時間(外付け RC 無し)

EN/SS 端子電圧を急峻に立ち上げた場合、出力電圧は内部で設定されているソフトスタート時間 t_{ss1} (TYP. 2.2ms) で立ち上がり、通常モードに移行します。



(b) ソフトスタート時間外調 (外付け RC 有り)

EN/SS 端子にコンデンサと抵抗を外付けすることでソフトスタート時間の調整が可能です。

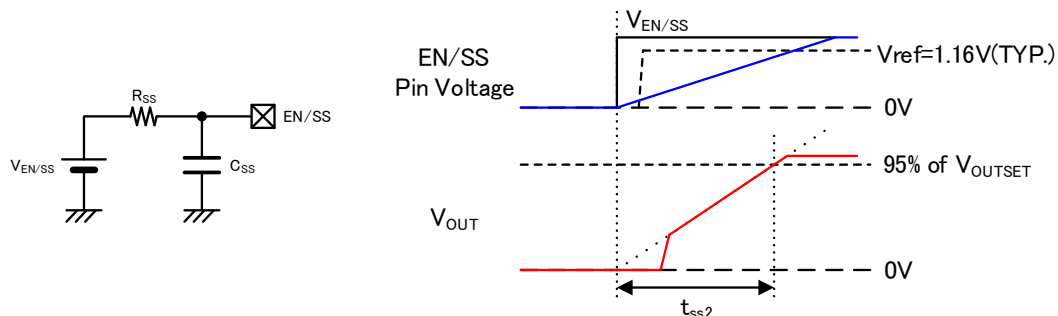
外部設定ソフトスタート時間(t_{ss2})は、EN/SS 端子電圧($V_{EN/SS}$)、 R_{SS} 、 C_{SS} の値により、以下の式で決まります。

$$t_{ss2} = C_{SS} \times R_{SS} \times \ln \frac{V_{EN/SS}}{V_{EN/SS} - 1.16V}$$

たとえば、 $C_{SS} = 0.47\mu F$ 、 $R_{SS} = 430k\Omega$ 、 $V_{EN/SS} = 12V$ 時のソフトスタート時間は、

$$t_{ss2} = 0.47 \times 10^{-6} \times 430 \times 10^3 \times \ln \frac{12}{12 - 1.16} = 21ms$$

となります。ただし、内部設定ソフトスタート時間 t_{ss1} よりも速く起動することはできません。



* ソフトスタート時間の定義 : $V_{EN/SS}$ 立ち上げから出力電圧が設定出力電圧の 95% に到達するまでの時間

■動作説明

<電流制限 (Current Limit) >

本 IC の電流制限回路は、Lx 端子に接続されたドライバ FET に流れる電流を検出し、等価的にコイル電流を監視しています。過電流を検出すると電流制限機能が動作します。電流制限機能が動作すると、High side 電流制限機能と Low side 電流制限機能が動作します。

過電流状態が解除されるまで電流制限状態が継続され、過電流状態が解除されると出力電圧は自動復帰します。

電流制限機能には電流フォールドバック(フの字)回路を採用しています。

電流フォールドバック(フの字)回路では出力電圧が低下すると電流制限値を絞ります。この動作により出力電圧が低下すると出力電流が絞られます。

High side 電流制限

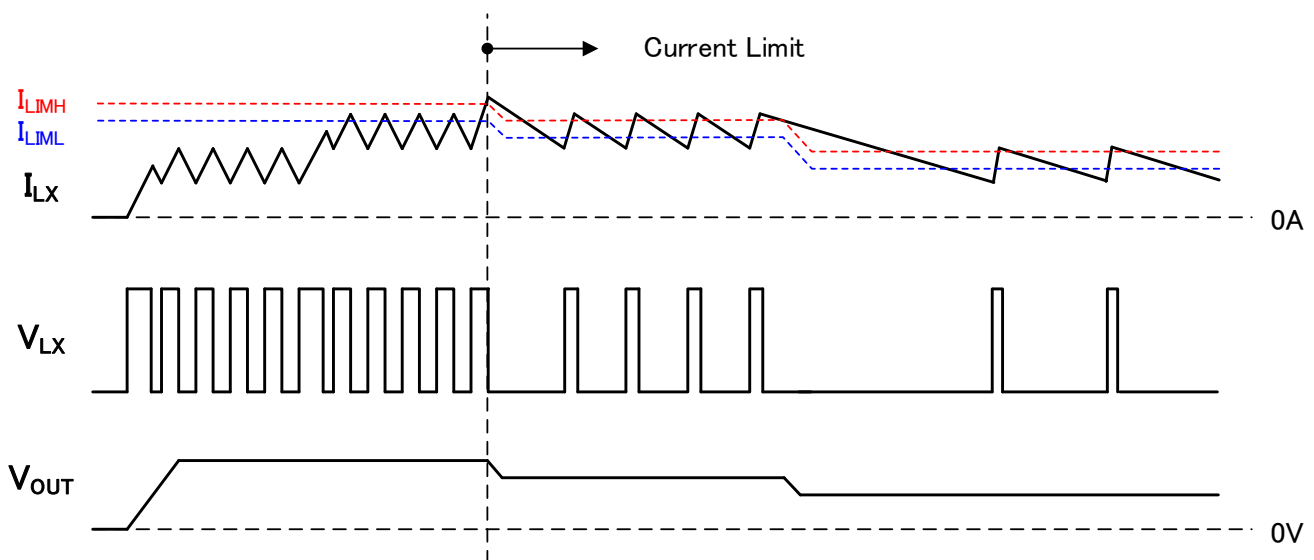
High side 電流制限機能は、コイル電流が High side 電流制限値 I_{LIMH} (TYP. 1.4A)を超えたことを検出して High side ドライバ FET をオフします。すなわち、一定のコイル電流ピーク値を超えないように制御します。ただし、入力電圧が高い条件で使用すると、内部回路の動作遅延によりコイル電流ピーク値が I_{LIMH} を上回る場合があります。

Low side 電流制限

Low side 電流制限機能は、コイル電流が Low side 電流制限値 I_{LIML} (TYP. 1.0A)を下回ったことを検出するまで Low side ドライバ FET をオンします。すなわち、一定のコイル電流ボトム値を下回るように制御します。

また電流制限機能は起動モード中にも動作しています。

起動モード中は出力電圧が設定出力電圧よりも低いいため電流制限値が絞られており、よって過電流検出が早まります。推奨部品よりも実効容量値の大きな出力コンデンサ(C_L)を使用した場合には、電流制限機能が動作しながらの起動となり、起動時間がソフトスタート時間よりも大幅に長くなる場合があります。



■動作説明

<サーマルシャットダウン (Thermal Shutdown) >

熱破壊から IC を保護するためジャンクション温度の監視を行っています。

ジャンクション温度が T_{TSD} (TYP. 160°C) に達するとサーマルシャットダウンが働き、High side ドライバ FET と Low side ドライバ FET をオフ状態とします。電流供給を止めることによりジャンクション温度がサーマルシャットダウン解除温度 $T_{TSD}-T_{HYS}$ (TYP. 135°C) まで下がると、起動モードにより出力電圧を立ち上げます。

XD9705 シリーズでは軽負荷時の消費電流を抑制するため、PFM 制御時にサーマルシャットダウン機能を停止します。なお、出力電流が増加し PWM 制御へ移行すると、サーマルシャットダウン機能は有効になります。

<UVLO>

IC の内部電源を監視し、内部電源の出力が低電圧時に動作不安定による Lx 端子の誤パルス出力を防止するための機能です。 V_{IN} 端子電圧の低下に伴い、IC の内部電源の電圧は低下するため、 V_{IN} 端子電圧が低下すると UVLO 機能が動作します。

V_{IN} 端子電圧が V_{UVLOD} (TYP. 2.7V) 以下になると、UVLO 機能が動作し、ドライバ FET を強制的にオフさせます。 V_{IN} 端子電圧が V_{UVLOR} (TYP. 2.8V) 以上になると、UVLO 機能が解除され、ソフトスタート機能が働き、出力電圧が立ち上がります。UVLO による停止は、スタンバイ状態ではなく Lx 端子のスイッチングを停止している状態の為、内部回路は動作しています。

<負電流制限 (Negative Current Limit) >

出力電圧が設定電圧より高くなると、出力電圧を下げるため Low side ドライバ FET がオンします。Low side ドライバ FET がオンし続けるとコイル電流が逆流し負電流が流れ続けます。この逆流電流は負電流制限機能により -900mA (TYP.) で制限されます。

負電流制限機能が動作すると Low side ドライバ FET がオフし、次の周期までその状態を継続します。この間、逆流電流は High side ドライバ FET の寄生ダイオードを通して V_{IN} 端子に接続している電源に流れ込みます。

起動モード中に負電流制限機能が動作すると、基準電圧が FB 端子電圧より高くなるまでスイッチング動作を停止します。

<出力過電圧保護 (Over Voltage Protection) >

起動完了後や負荷過渡応答後の出力電圧のオーバーシュートを抑制するため、出力過電圧保護機能を内蔵しています。FB 端子電圧が V_{OVP} (TYP. 0.81V) 以上になると、出力過電圧保護機能が動作して High side ドライバ FET を強制的にオフさせます。

F-PWM 制御 (XD9704) では、出力過電圧保護機能の動作直後に Low side ドライバ FET がオンし、次の周期までその状態を継続します。

PWM/PFM 自動切替制御 (XD9705) では、出力過電圧保護機能によりドライバ FET がオフ状態となります。出力電流によって出力電圧が設定値まで低下すると、スイッチング動作が再開します。

<パワーグッド (Power Good) >

DFN1820-6J パッケージはパワーグッド機能によって出力の状態および IC の状態を監視することが可能です。

CONDITIONS		SIGNAL
EN/SS = H	$V_{FB} > V_{PGDET}$	H (High impedance)
	$V_{FB} \leq V_{PGDET}$	L (Low impedance)
	Thermal Shutdown	L (Low impedance)
	UVLO ($V_{IN} < V_{UVLOD}$)	Undefined State
EN/SS = L	Stand-by	L (Low impedance)

PG 端子は Nch オープンドレイン出力のため、PG 端子にプルアップ抵抗 (100kΩ 程度) を接続してご使用ください。パワーグッド機能を使用しない場合、PG 端子は GND に接続またはオープンにしてご使用ください。

FB 端子電圧が V_{PGDET} 以下となった瞬間から PG="L" までには遅延時間 400μs (TYP.) を設けています。遅延時間中に FB 端子電圧が V_{PGDET} よりも高い電圧に戻った場合、PG は "H" を維持します。これにより過渡応答時の出力アンダーシュートによる PG="L" を防止します。なお、保護機能の動作やスタンバイ状態への移行による PG="L" には意図的な遅延はありません。

■使用上の注意

- 1) 一時的、過渡的な電圧降下および電圧上昇等の現象について絶対最大定格を超える場合には、劣化または破壊する可能性があります。また推奨動作範囲外の条件で使用した場合は、IC が正常動作を行わない場合や、劣化を引き起こす可能性があります。

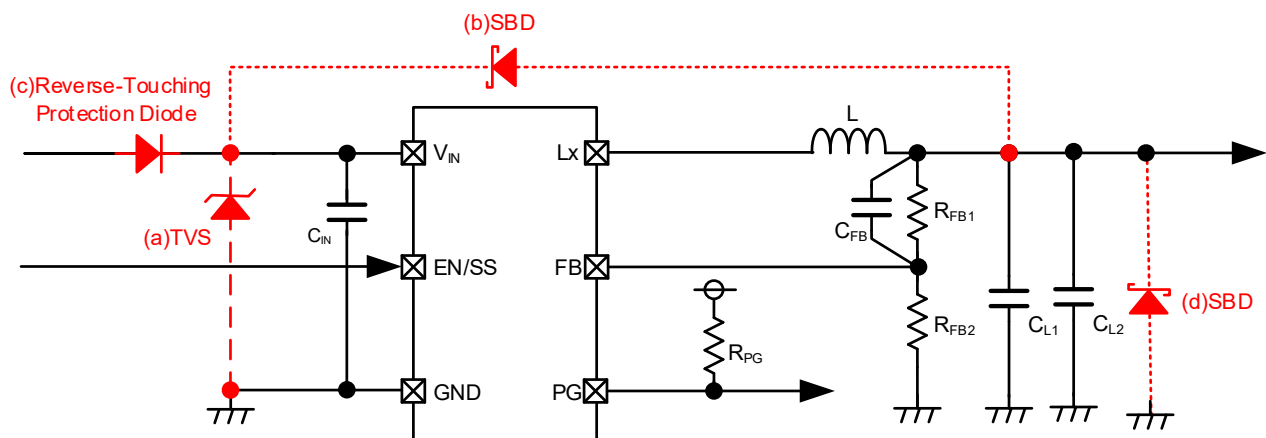
機械式スイッチによるチャタリングや外部からのサージ電圧および逆接などにより、本 IC に絶対最大定格を超える電圧が印加される場合は保護回路による対策を行ってください。対策例を(a)~(d)に示します。

(a) 電源ラインの過渡的な変動により定格を超える電圧が V_{IN} 端子に入った際、IC の破壊に繋がる恐れがあります。 V_{IN} -GND 間に TVS を追加し対策を行ってください。

(b) 入力電圧が出力電圧より低下した条件では、IC 内部の寄生ダイオードに過電流が流れ、 Lx 端子の絶対最大定格を超える可能性があります。 V_{IN} -GND 間が低インピーダンスで入力側に電流が引き込まれる場合、 V_{OUT} - V_{IN} 間に SBD を追加するなどの対策を行ってください。

(c) 逆接時やチャタリングにより入力電圧にマイナス電圧が印加された場合に、IC の寄生ダイオードに過電流が流れ IC が破壊する可能性があります。逆接保護ダイオード(Reverse-Touching Protection Diode)を追加するなどして対策を行ってください。

(d) V_{OUT} が急峻に短絡された時、短絡に関わるケーブルの寄生インダクタ成分と出力コンデンサ(C_L)、 V_{OUT} ラインの基板引き回し等のインピーダンスによる共振が発生し、耐圧を超える負電圧が発生する可能性があります。 V_{OUT} -GND 間に SBD を追加するなどの対策を行ってください。



- 2) DC/DC コンバータのようなスイッチングレギュレータはスパイクノイズやリップル電圧が生じます。これらは周辺部品(コイルのインダクタンス値、コンデンサ、周辺部品の基板レイアウト)によって大きく影響を受けます。設計される際は各部品の仕様及び標準回路例を参考の上、十分に実機にてご確認ください。

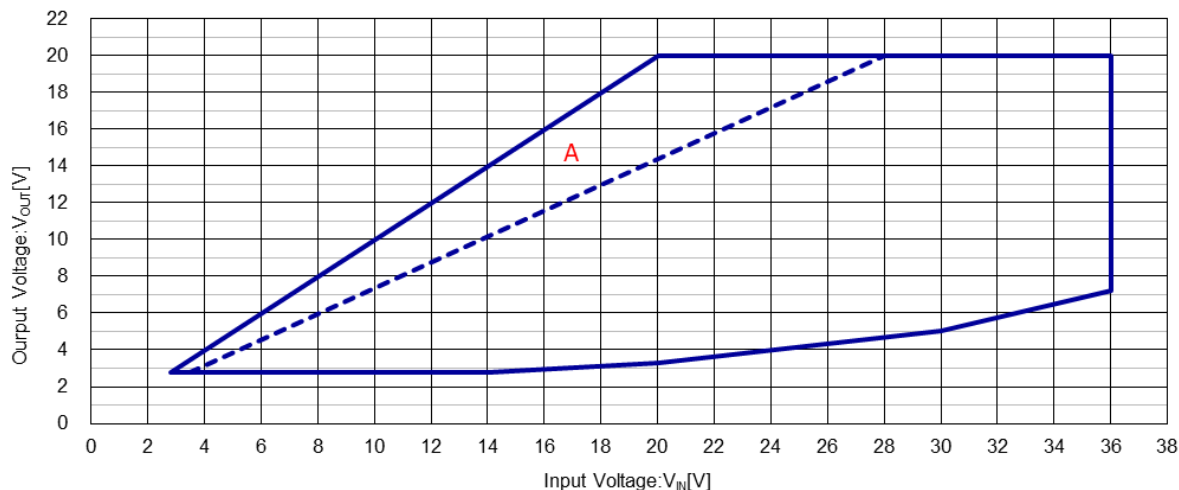
■使用上の注意

3) 安定動作範囲

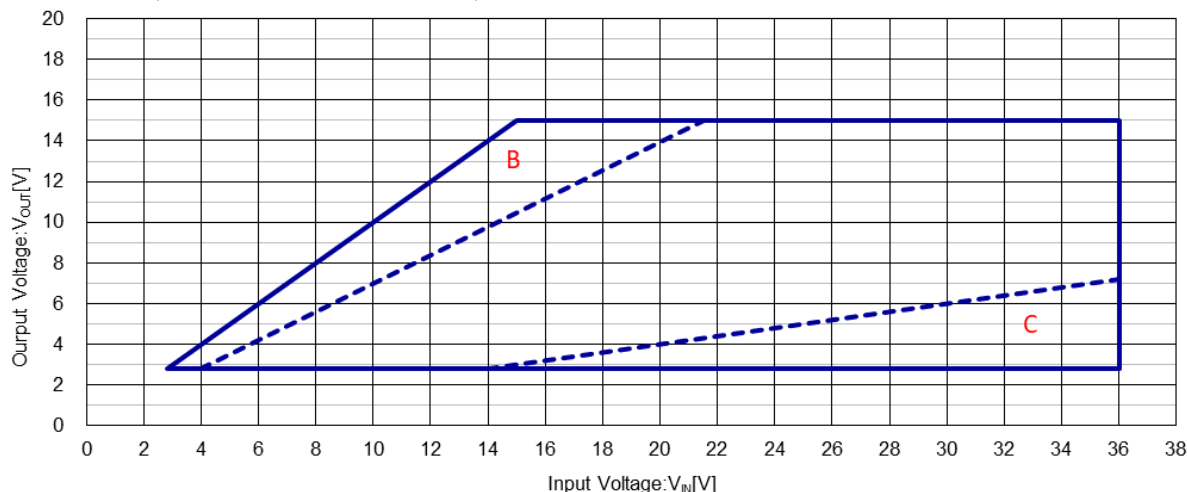
本 IC は正常に動作することが可能な、推奨動作範囲が品番によって異なります。
ご使用の電源仕様が推奨動作範囲内になることをご確認の上、ご使用ください。

$V_{OUTSET}-V_{IN}$ 安定動作範囲

XD9704B75D (F-PWM 制御, f_{osc} :2.2MHz)



XD9705B75D (PWM/PFM 制御, f_{osc} :2.2MHz)



【安定動作範囲内】

$V_{OUTSET}-V_{IN}$ 安定動作範囲内かつグラフ A~C のエリアで使用される場合は、以下の点にご注意ください。

- (A) 100% Duty への切り替わり付近で発振周波数が低下し V_{OUT} のリップル電圧が大きくなる場合があります。
- (B) コイル電流が逆流し軽負荷において PFM 動作せず、F-PWM 動作することで効率が著しく低下する場合があります。
また、100% Duty への切り替わり付近で発振周波数が低下し V_{OUT} のリップル電圧が大きくなる場合があります。
- (C) Min On Time により、Lx の発振が安定せず V_{OUT} のリップル電圧が大きくなる場合や、最大出力電流まで PWM 動作に切り替わらない場合があります。

【安定動作範囲外】

$V_{OUTSET}-V_{IN}$ 安定動作範囲外で使用されると、下記の動作が発生し IC が正常に動作しない場合があります。

- ・降圧比が高い条件では、Min On Time により Lx の発振が安定しない場合やパルススキップが発生しリップル電圧が大きくなる場合があります。
- ・降圧比が低い条件では、Maximum Duty Cycle で動作し、出力電圧が設定出力電圧より低下する場合があります。

■使用上の注意

- 4) 非連続モードから連続モードの切り替わり、及び 100% Duty への切り替わり付近でリップル電圧が大きくなる場合があります。
- 5) EN/SS 端子を使用した外部ソフトスタートをご使用の場合、電源投入時などに EN/SS 端子が中間電圧にある状態で起動しますと、外部ソフトスタートが効かなくなり、突入電流の増加等が生じることがあります。
- 6) 出力過電圧保護機能は出力電圧のオーバーシュートを抑制しますが、一方でエラーアンプの動作を抑制する動作となります。そのため、出力過電圧保護機能とエラーアンプが相互に動作し出力電圧が安定しない場合があります。急峻な負荷変動等で出力過電圧保護機能が動作し出力電圧が安定しない場合は、出力コンデンサ(C_L)を増やす等の対策を行ってください。
- 7) XD9705 シリーズでは軽負荷時の消費電流を抑制するため、PFM 制御時にサーマルシャットダウン機能を停止します。出力電流が増加し PWM 制御へ移行すると、サーマルシャットダウン機能は有効になります。しかしながら、入力電圧が高い条件では PFM 制御から PWM 制御への切替電流が高くなるため、最大出力電流付近でサーマルシャットダウンが有効になる場合があります。
- 8) 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
- 9) 基板レイアウト上の注意
基板レイアウトで特に注意すべき項目としては、下記の通りです。
具体的な基板レイアウトは次ページの参考レイアウトを参考にしてください。
 - (a) 大電流ラインの配線を太く短くしてください。
これにより配線インピーダンスを小さくすることができ、ノイズ低減および放熱性の改善が見込めます。
大電流ラインの配線インピーダンスが大きい場合は、ノイズ発生や IC が正常に動作しない原因となります。
 - (b) 大電流が流れる主要部品である、入力コンデンサ C_{IN} 、出力コンデンサ C_L 、インダクタ L および IC は同一面上に配置してください。
両面に配置した場合、大電流がインピーダンスの高い Via を流れるため、ノイズ発生や IC が正常に動作しない原因となります。
 - (c) 周辺部品は IC 近傍に配置してください。
特に入力コンデンサ C_{IN} は IC 直近に配置し、極力低インピーダンスで接続を行ってください。
入力コンデンサ C_{IN} と IC の距離が遠い場合、ノイズ発生や IC が正常に動作しない原因となります。
 - (d) FB 端子に接続される、FB ラインは非常にノイズに弱いので極力短い配線で接続してください。
FB ラインが長い場合は、スイッチングノイズおよび外来ノイズにより IC が正常に動作しない可能性があります。
外来ノイズ等により IC が正常に動作しない場合は、基板レイアウトの見直しや FB 抵抗値を下げる調整を行ってください。
FB 抵抗値を下げると PFM 動作時の効率が低下する場合がありますので、実機にて十分ご確認ください。

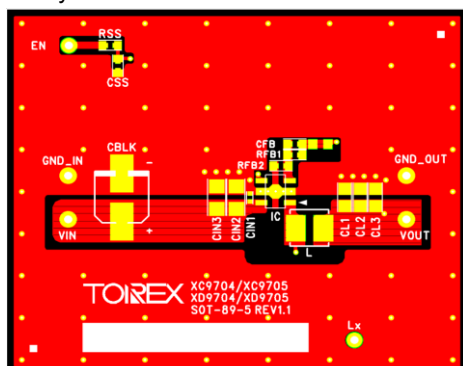
XD9704/XD9705 シリーズ

■使用上の注意

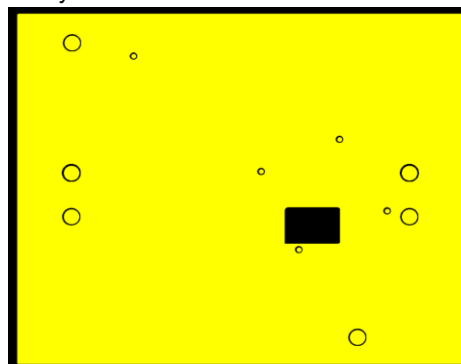
＜参考パターンレイアウト＞

SOT-89-5

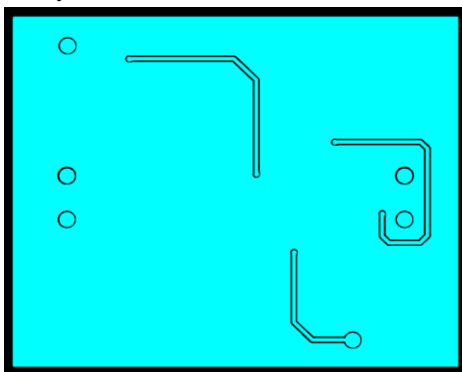
Layer 1



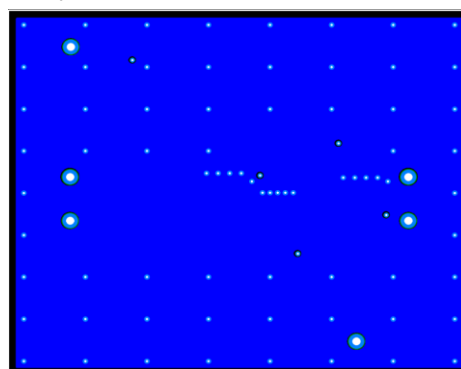
Layer 2



Layer 3

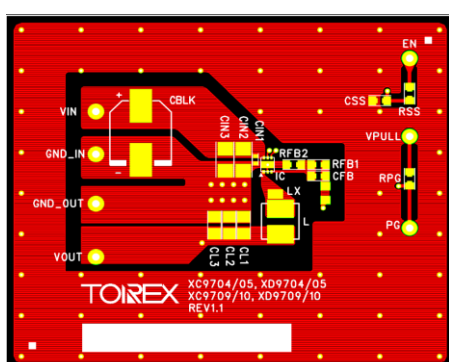


Layer 4

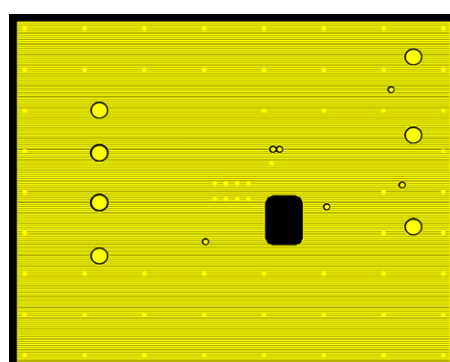


DFN1820-6J

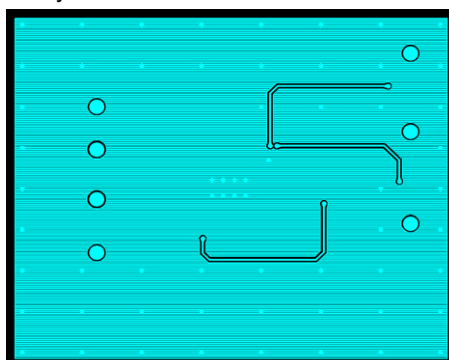
Layer 1



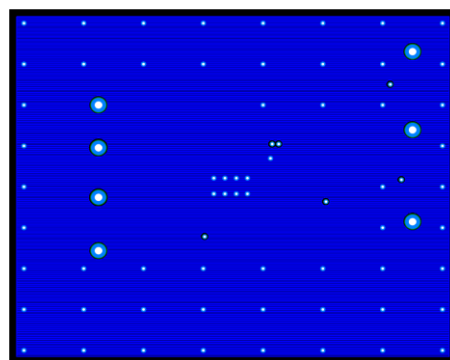
Layer 2



Layer 3



Layer 4

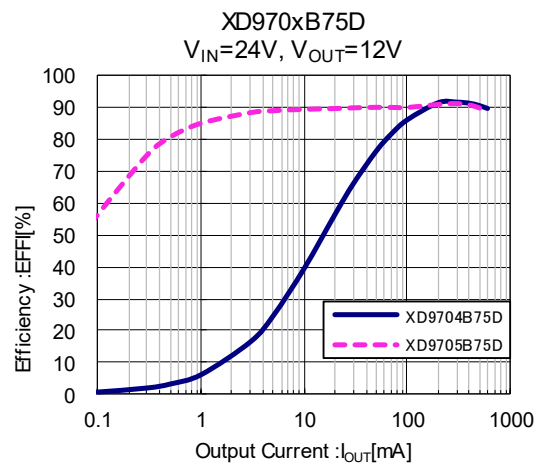
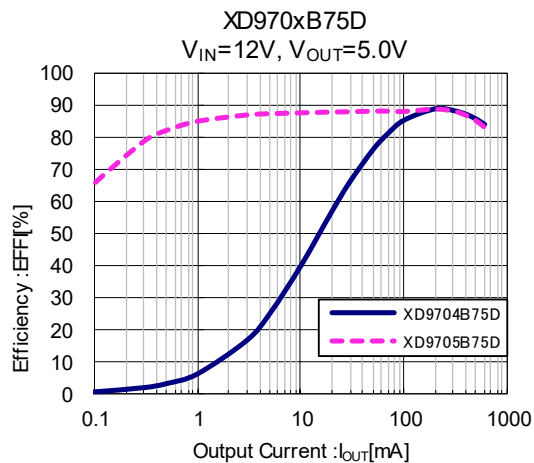
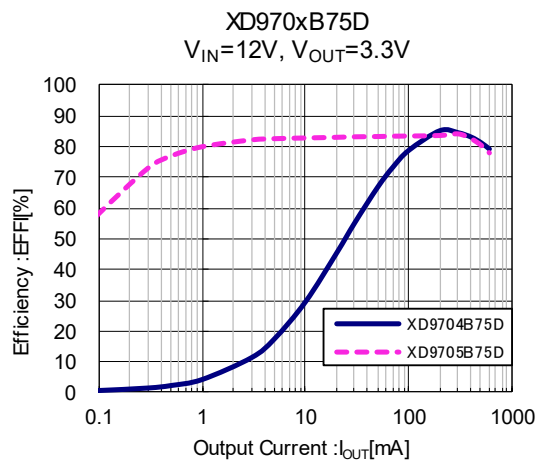


■特性例

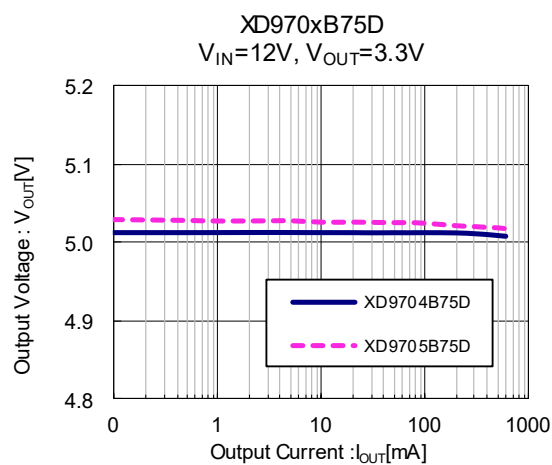
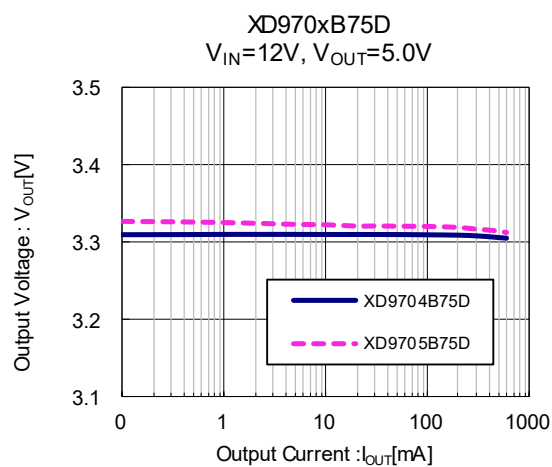
PRODUCTS	CONDITIONS	L	C _{IN}	C _L
XD9704B75D XD9705B75D	V _{IN} =12V, V _{OUT} =3.3V	2.2μH (CLF5030NIT-2R2N)	2.2μF (CGA4J3X7R1H225K125AB)	10μF×2 (CGA4J3X7S1A106K125AB)
	V _{IN} =12V, V _{OUT} =5.0V	3.3μH (CLF5030NIT-3R3N)	2.2μF (CGA4J3X7R1H225K125AB)	10μF×2 (CGA4J3X7S1A106K125AB)
	V _{IN} =24V, V _{OUT} =5.0V	3.3μH (CLF5030NIT-3R3N)	2.2μF (CGA4J3X7R1H225K125AB)	10μF×2 (CGA4J3X7S1A106K125AB)
	V _{IN} =24V, V _{OUT} =12V	4.7μH (CLF5030NIT-4R7N)	2.2μF (CGA4J3X7R1H225K125AB)	10μF×2 (CGA4J1X7S1E106K125AC)

■ 特性例

(1) Efficiency vs. Output current

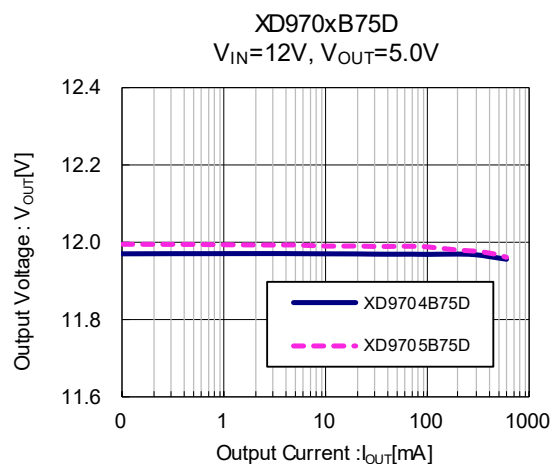


(2) Output Voltage vs. Output Current

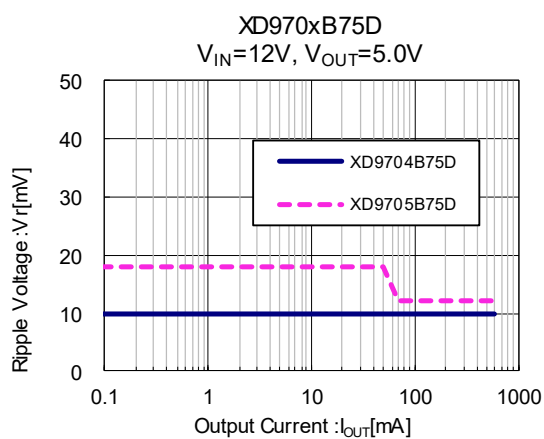
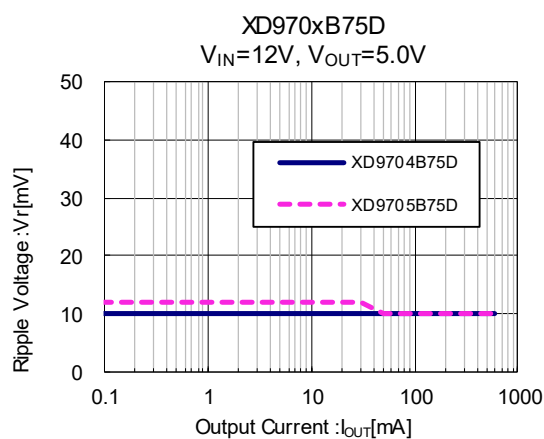
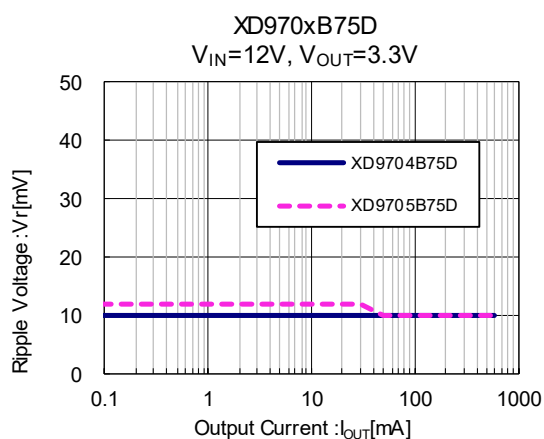


■ 特性例

(2) Output Voltage vs. Output Current

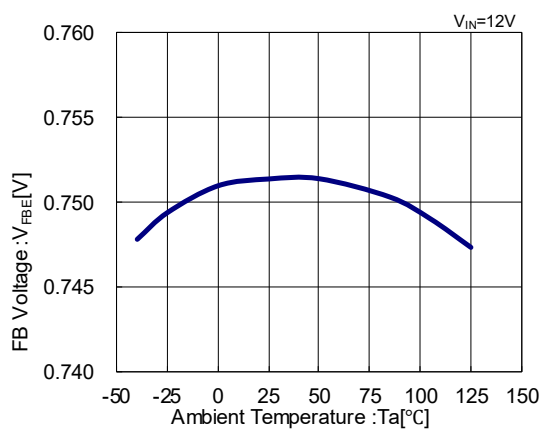


(3) Ripple Voltage vs. Output Current

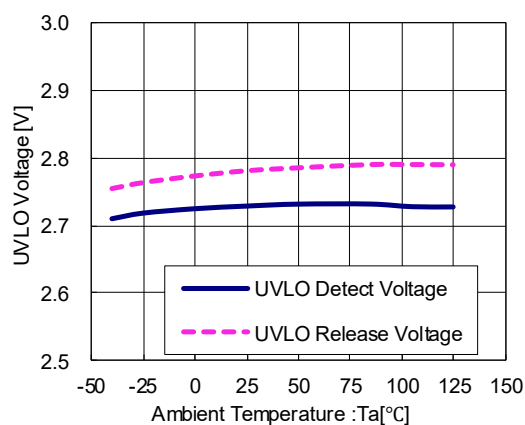


■ 特性例

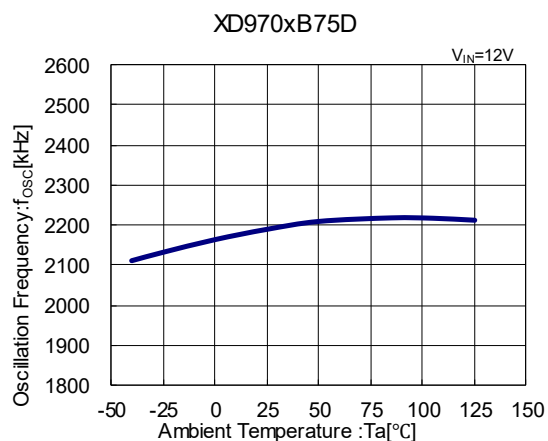
(4) FB Voltage vs. Ambient Temperature



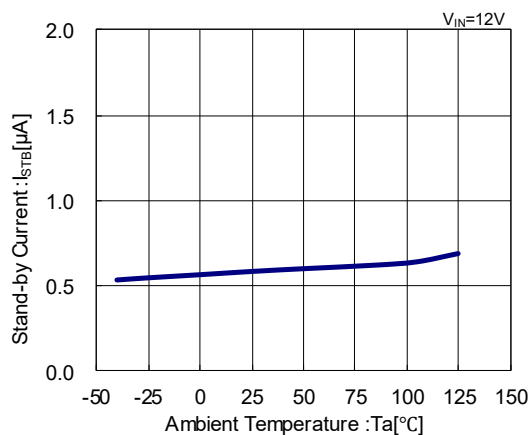
(5) UVLO Voltage vs. Ambient Temperature



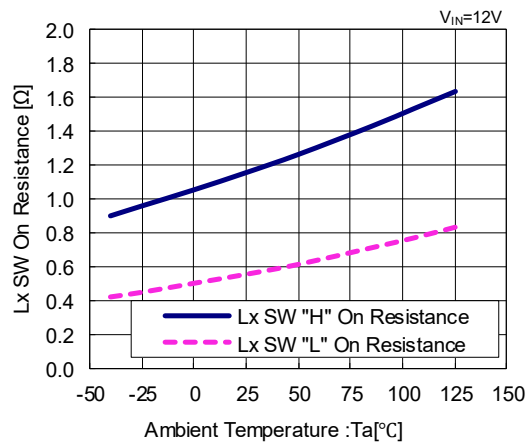
(6) Oscillation Frequency vs. Ambient Temperature



(7) Stand-by Current vs. Ambient Temperature

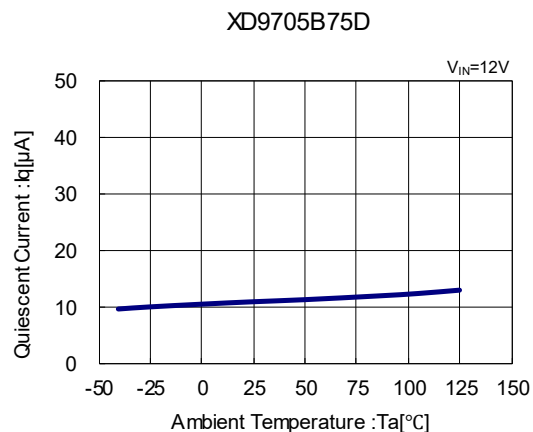
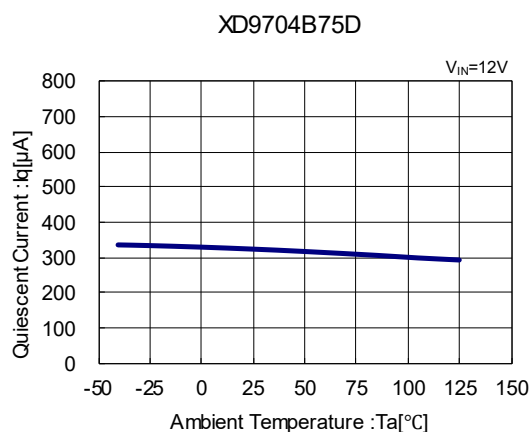


(8) Lx SW On Resistance vs. Ambient Temperature

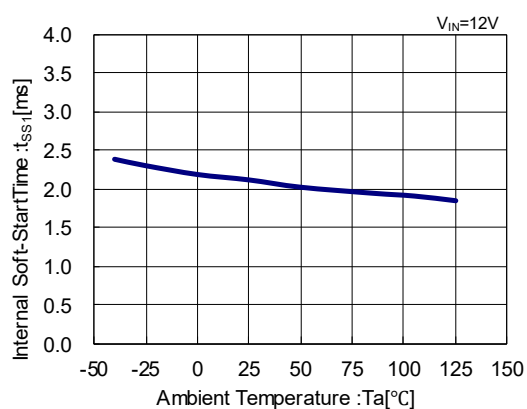


■ 特性例

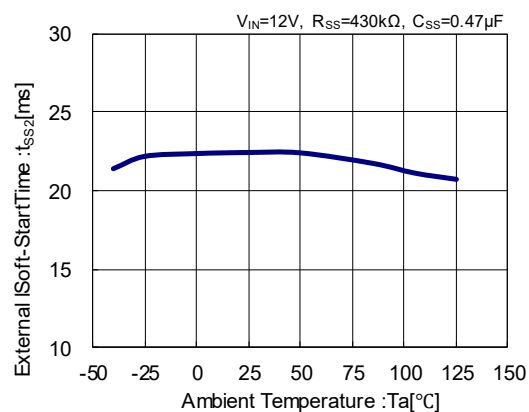
(9) Quiescent Current vs. Ambient Temperature



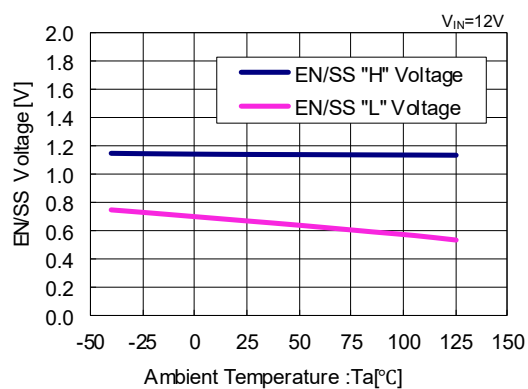
(10) Internal Soft-Start Time vs. Ambient Temperature



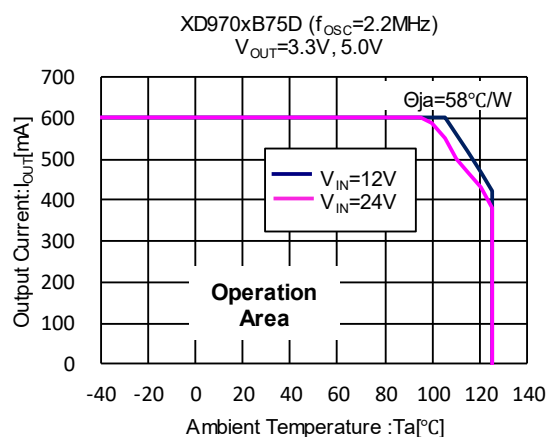
(11) External Soft-Start Time vs. Ambient Temperature



(12) EN/SS Voltage vs. Ambient Temperature



(13) Output Current Operation Area

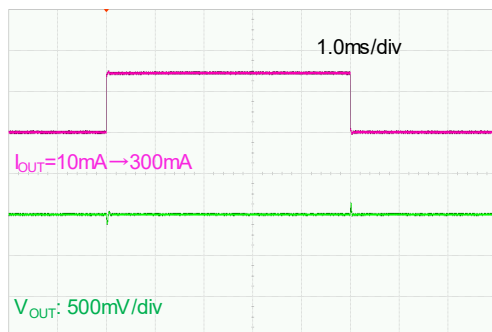


■ 特性例

(14) Load Transient Response

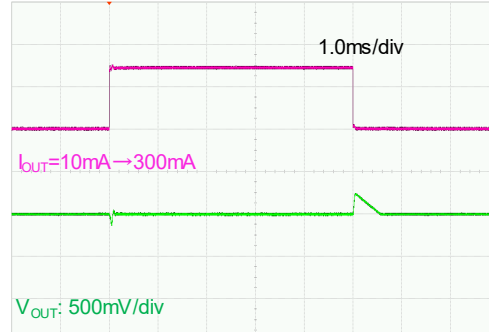
XD9704B75D

$V_{IN}=12V$, $V_{OUT}=3.3V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



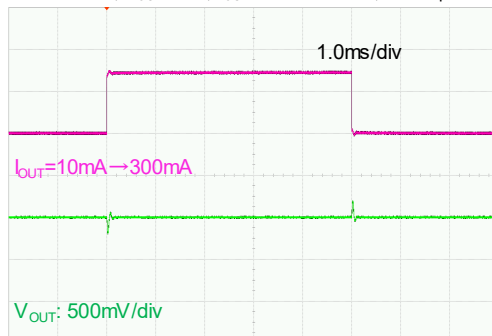
XD9705B75D

$V_{IN}=12V$, $V_{OUT}=3.3V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



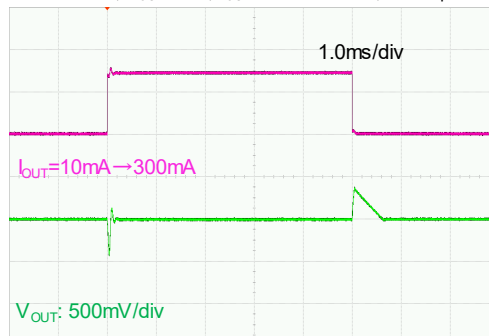
XD9704B75D

$V_{IN}=12V$, $V_{OUT}=5.0V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



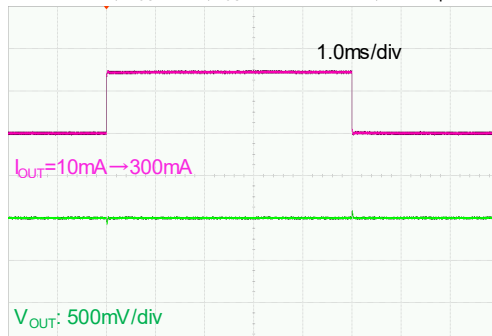
XD9705B75D

$V_{IN}=12V$, $V_{OUT}=5.0V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



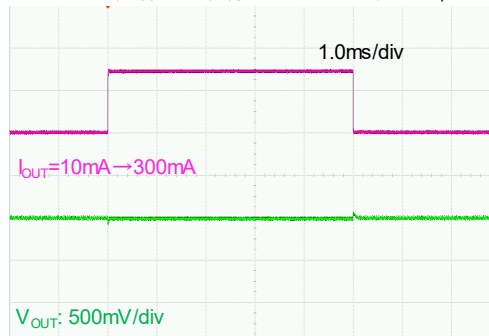
XD9704B75D

$V_{IN}=24V$, $V_{OUT}=5.0V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



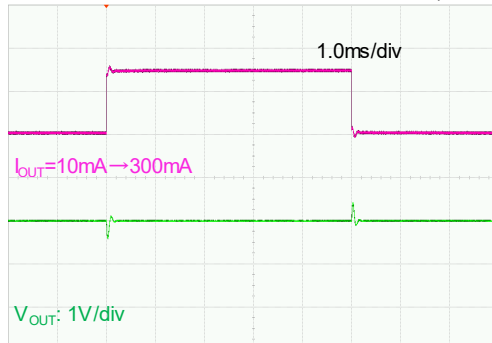
XD9705B75D

$V_{IN}=24V$, $V_{OUT}=5.0V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



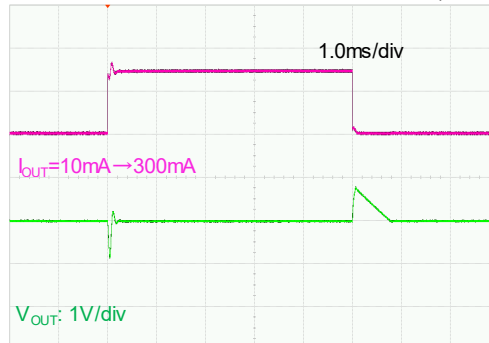
XD9704B75D

$V_{IN}=24V$, $V_{OUT}=12V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



XD9705B75D

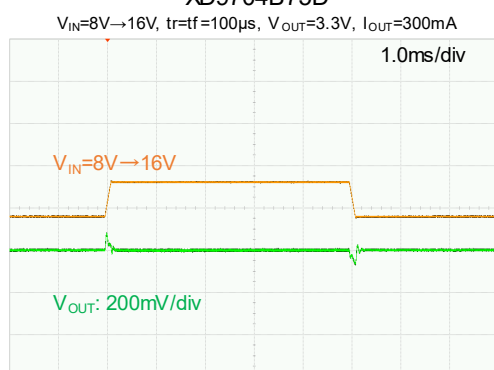
$V_{IN}=24V$, $V_{OUT}=12V$, $I_{OUT}=10mA \rightarrow 300mA$, $tr=tf=5\mu s$



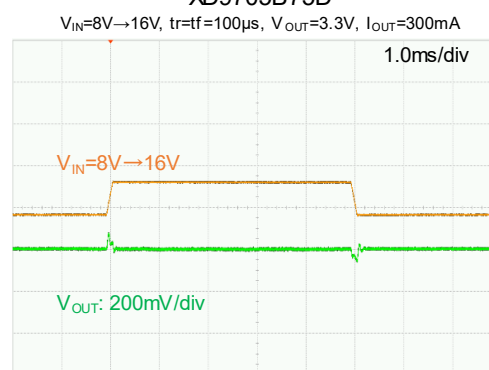
■ 特性例

(15) Input Transient Response

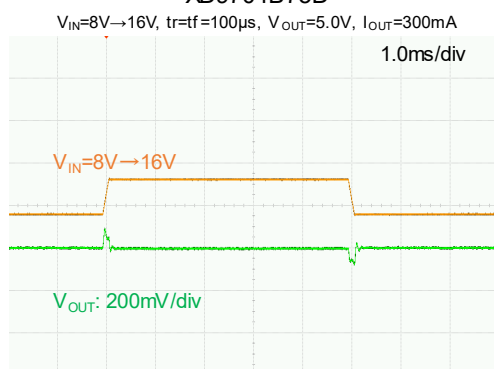
XD9704B75D



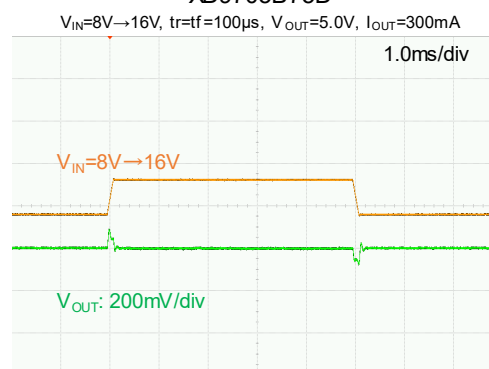
XD9705B75D



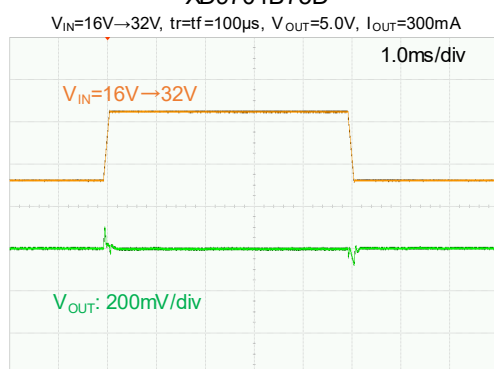
XD9704B75D



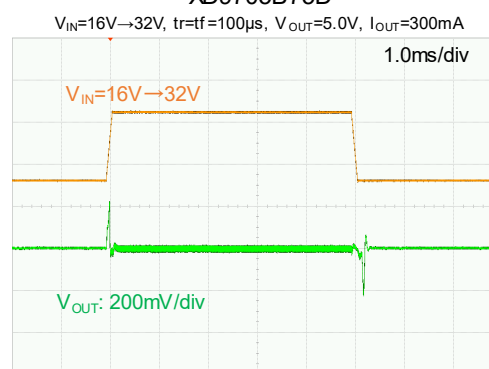
XD9705B75D



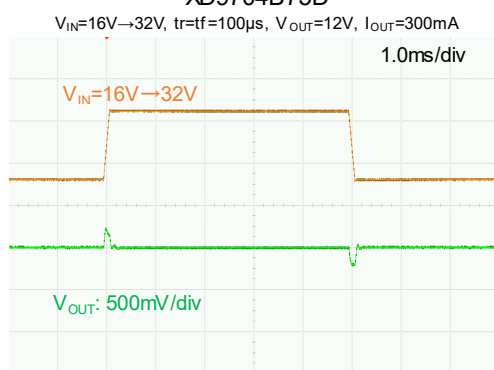
XD9704B75D



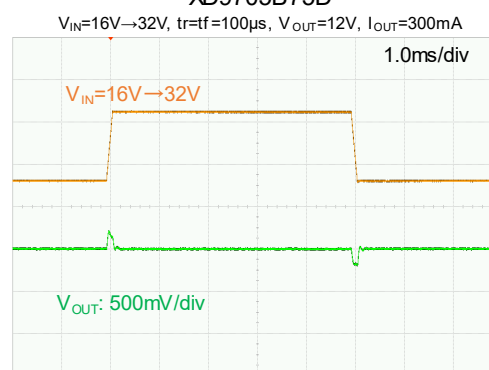
XD9705B75D



XD9704B75D



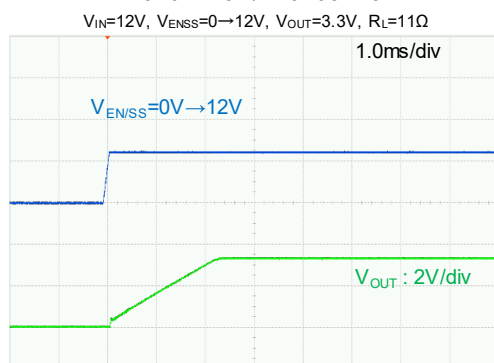
XD9705B75D



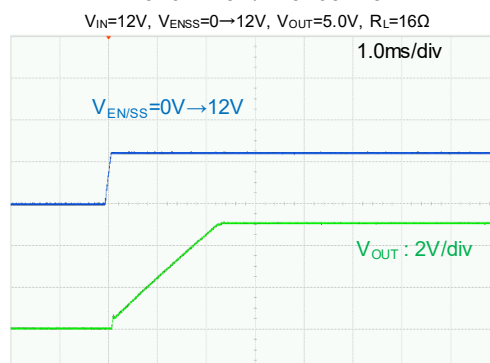
■ 特性例

(16) Start-up Waveform (EN/SS Rising)

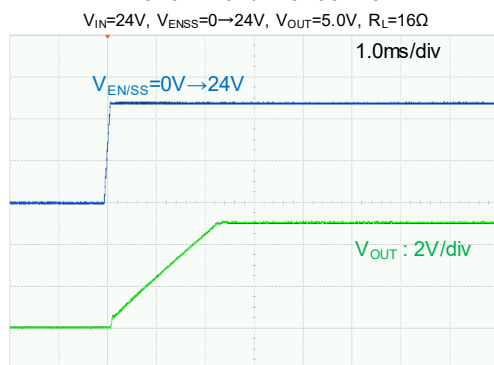
XD9704B75D/XD9705B75D



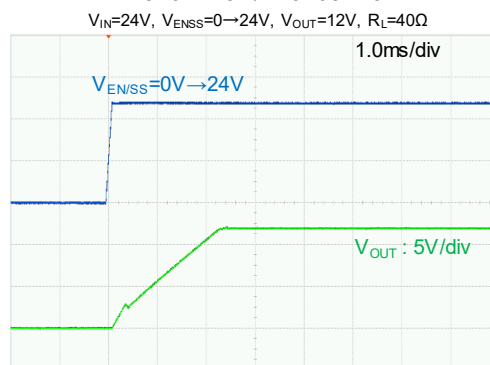
XD9704B75D/XD9705B75D



XD9704B75D/XD9705B75D

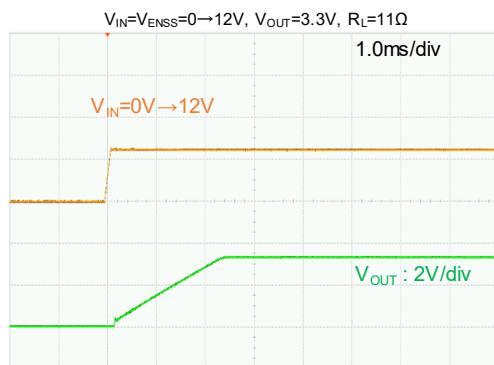


XD9704B75D/XD9705B75D

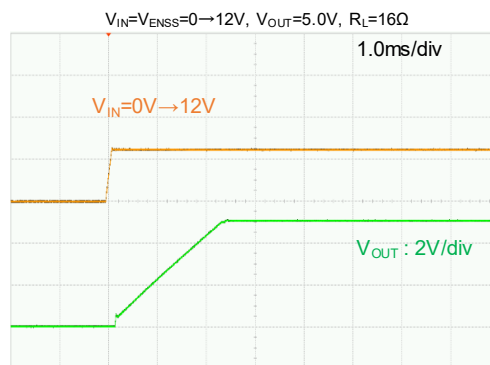


(17) Start-up Waveform (V_{IN} Rising)

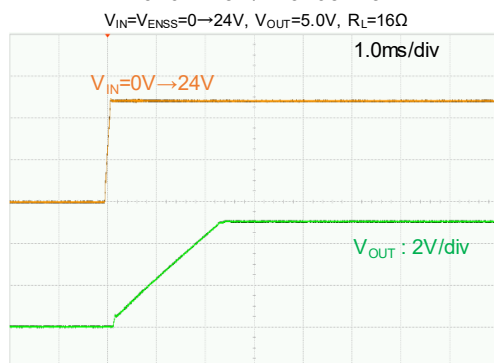
XD9704B75D/XD9705B75D



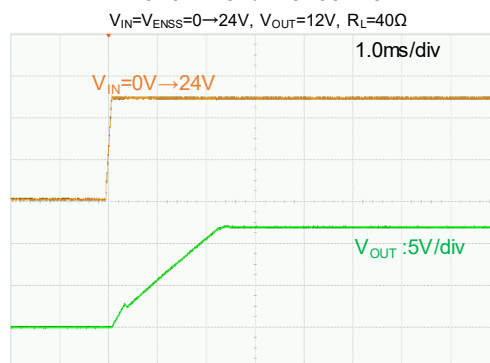
XD9704B75D/XD9705B75D



XD9704B75D/XD9705B75D

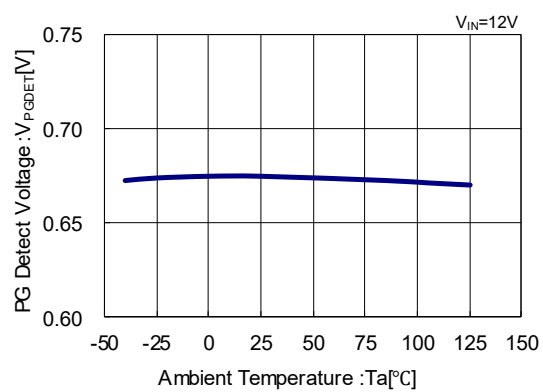


XD9704B75D/XD9705B75D

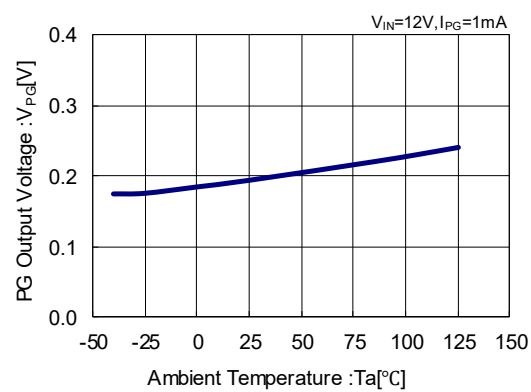


■ 特性例

(12) PG Detect Voltage vs. Ambient Temperature



(13) PG Output Voltage vs. Ambient Temperature



XD9704/XD9705 シリーズ

■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
SOT-89-5	SOT-89-5 PKG	SOT-89-5 Power Dissipation
DFN1820-6J	TBD	TBD

■マーキング

マーク①,②

製品シリーズを表す。

シンボル		PRODUCT SERIES
①	②	
1	N	XD9704B75***-Q
	P	XD9705B75***-Q

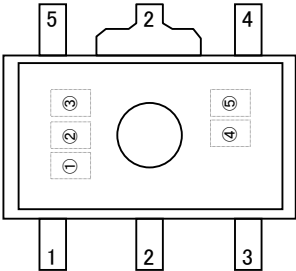
マーク③

発振周波数を表す。

シンボル	Oscillation Frequency	PRODUCT SERIES
A	2.2MHz	XD970*B75D**-Q

マーク④,⑤ 製造ロットを表す。01～09, 0A～0Z, 11～9Z, A1～A9, AA～AZ, B1～ZZ を繰り返す。
(但し、G, I, J, O, Q, Wは除く。反転文字は使用しない。)

SOT-89-5



1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせください。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行ってください。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。ただし、弊社が車載用等の用途を指定する場合があります。また車載用等使用の場合、弊社の事前の書面による許可なくして使用しないでください。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承ください。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社